

INSTITUTO TECNOLÓGICO DE CHIHUAHUA
DIVISIÓN DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN

***“ALMACENAMIENTO DE ENERGÍA DE BAJA
POTENCIA PROVENIENTE DE LA COSECHA DE
ENERGÍA SOLAR”***

TESIS

QUE PARA OBTENER EL GRADO DE

***MAESTRO EN CIENCIAS EN INGENIERÍA
ELECTRÓNICA***

PRESENTA:

NAÍM OLGUÍN BENCOMO

**DIRECTOR DE LA TESIS:
*DR. JOSÉ LUIS DURÁN GÓMEZ***

CHIHUAHUA, CHIH., OCTUBRE 2022



EDUCACIÓN
SECRETARÍA DE EDUCACIÓN PÚBLICA



TECNOLÓGICO
NACIONAL DE MÉXICO®





Chihuahua, Chih. 21 de septiembre de 2022

**C. NAÍM OLGUÍN BENCOMO
PRESENTE**

En cumplimiento con los requerimientos para la obtención del grado de Maestro en Ciencias en Ingeniería Electrónica y a propuesta de su Comité Tutorial, la División de Estudios de Posgrado e Investigación le concede la autorización para imprimir la tesis titulada **"Almacenamiento de energía de baja potencia proveniente de la cosecha de energía solar"** dirigida por el Dr. José Luis Durán Gómez con el siguiente contenido de capítulos:

- I Introducción
- II Antecedentes de la tesis
- III Estructura propuesta de conversión y almacenamiento de energía
- IV Método de control de la estructura de conversión
- V Resultados
- VI Discusión
- VII Conclusiones

ATENTAMENTE

*Excelencia en Educación Tecnológica®
"La Técnica por el Engrandecimiento de México"*

**ROGELIO ENRIQUE BARAY ARANA
JEFE DE LA DIVISIÓN DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN**

REBA/adcs





Chihuahua, Chih. 24 de agosto de 2022

**ROGELIO ENRIQUE BARAY ARANA
JEFE DE LA DIVISIÓN DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN
PRESENTE**

En cumplimiento con los requerimientos para la obtención del grado de Maestro en Ciencias en Ingeniería Electrónica, le notificamos que el documento de tesis del alumno **C. NAÍM OLGUÍN BENCOMO**, titulado **"Almacenamiento de energía de baja potencia proveniente de la cosecha de energía solar"** dirigido por el Dr. José Luis Durán Gómez, ha sido aprobado y aceptado para su impresión.

Por lo anterior, proponemos le sea concedida la autorización de impresión correspondiente.

Agradeciendo la atención a la presente, quedamos de usted:

ATENTAMENTE
Excelencia en Educación Tecnológica®
"La Técnica por el Engrandecimiento de México"

**DR. JOSÉ LUIS DURÁN GÓMEZ
MIEMBRO DEL COMITÉ TUTORIAL**

**DR. LUIS FRANCISCO CORRAL MARTÍNEZ
MIEMBRO DEL COMITÉ TUTORIAL**

**DR. JAVIER VEGA PINEDA
MIEMBRO DEL COMITÉ TUTORIAL**

**DR. RICARDO E. LOZOYA PONCE
MIEMBRO DEL COMITÉ TUTORIAL**





CARTA CESIÓN DE DERECHOS

En la ciudad de Chihuahua el día 21 de septiembre de 2022, el que suscribe, C. NAÍM OLGUÍN BENCOMO con número de control G19061416, de la Maestría en Ciencias en Ingeniería Electrónica, adscrita a la División de Estudios de Posgrado e Investigación del Instituto Tecnológico de Chihuahua, manifiesta que es autor intelectual del presente trabajo de Tesis bajo la dirección del el Dr. José Luis Durán Gómez y cede los derechos del trabajo titulado "Almacenamiento de energía de baja potencia proveniente de la cosecha de energía solar", al Tecnológico Nacional de México y/o Instituto Tecnológico de Chihuahua para su difusión, divulgación, transmisión, reproducción, así como su digitalización con fines académicos y de investigación.

C. NAÍM OLGUÍN BENCOMO





DECLARACIÓN DE ORIGINALIDAD

En la ciudad de Chihuahua el día 21 de septiembre de 2022, el que suscribe, C. NAÍM OLGUÍN BENCOMO de la Maestría en Ciencias en Ingeniería Electrónica, con número de control G19061416, adscrito a la División de Estudios de Posgrado e Investigación del Instituto Tecnológico de Chihuahua, manifiesta que es autor intelectual de la tesis titulada "Almacenamiento de energía de baja potencia proveniente de la cosecha de energía solar" bajo la dirección el Dr. José Luis Durán Gómez; que el contenido es original y que las fuentes de información consultadas para su fundamentación están debidamente citadas y referenciadas.

C. NAÍM OLGUÍN BENCOMO



Chihuahua, Chihuahua, octubre de 2021

Dra. María Elena Álvarez-Buylla Roces
Directora de Conacyt

Sirva la presente para saludarla e informarle que a la fecha he obtenido el grado de **Maestro en Ciencias en Ingeniería Electrónica** en la División de Estudios de Posgrado e Investigación del Instituto Tecnológico de Chihuahua, motivo por el cual agradezco todo el apoyo brindado por este Consejo que usted representa, con el otorgamiento de una beca que permitió dedicarme de manera exclusiva a la realización de mis estudios de posgrado y de esta manera lograr el objetivo principal del convenio establecido.

Sin otro particular quedo a sus órdenes no sin antes reiterar mi agradecimiento.

Atentamente

A handwritten signature in black ink, appearing to read 'Naím Olgún Bencomo', enclosed in a thin black rectangular border.

Naím Olgún Bencomo

RESUMEN

ALMACENAMIENTO DE ENERGÍA DE BAJA POTENCIA PROVENIENTE DE LA COSECHA DE ENERGÍA SOLAR

Ing. Naim Olguin Bencomo
Maestría en Ciencias en Ingeniería Electrónica
División de Estudios de Posgrado e Investigación del Instituto Tecnológico de
Chihuahua
Chihuahua, Chih. 2022
Director de Tesis: Dr. José Luis Duran Gómez

Dadas las problemáticas ambientales, los sistemas de energías renovables han ido en continuo desarrollo. Un concepto propio del campo de energías renovables es la cosecha de energía, la cual consiste de la conversión y acondicionamiento de energía eléctrica, obtenida a partir de fuentes de energía residual o dispersa en el medio ambiente. Generalmente, esta variante de las técnicas frecuentes de energías renovables es de baja potencia. Sin embargo, los dispositivos aplicados a la cosecha de energía de baja potencia presentan pérdidas relativamente altas, en comparación con aquellos en sistemas de alta potencia, disminuyendo su eficiencia, por lo que se requieren sistemas con dispositivos eficientes, capaces de aprovechar densidades de energía minúsculas, regularmente logrando obtener potencias del orden de los miliwatts.

Por ello, en este trabajo de investigación se da a conocer el desarrollo de una topología de conversión cd-cd de alta ganancia cuyo objetivo reside en almacenar energía, proveniente de una celda solar, en un banco de supercapacitores de 10 faradios a 5 volts en total, de la manera más eficiente posible. Para ello, se emplea una celda de multiplicación de tensión, la cual eleva la ganancia del convertidor y genera una conmutación de cero corrientes, a su vez se aplica un diodo activo; un módulo innovador que sustituye un diodo común, por un arreglo de transistores MOSFET-N para disminuir las pérdidas generadas por la caída de tensión de un diodo, logrando caídas hasta de 50 mV contra los 0.6 V convencionales.

CONTENIDO

RESUMEN	vii
CONTENIDO	viii
LISTA DE FIGURAS	xi
LISTA DE TABLAS	xv
CAPÍTULO I. INTRODUCCIÓN	1
CAPÍTULO II. ANTECEDENTES DE LA TESIS	5
2.1 Fundamentación teórica	5
2.1.1 Cosecha de energía.....	5
2.1.2 Dispositivos para la cosecha de energía.....	5
2.1.3 Circuitos convertidores para la cosecha de energía	6
2.1.4 Almacenamiento	8
2.1.5 Rastreo de máximo punto de potencia.....	8
2.1.6 Lógica difusa	10
2.2 Trabajos realizados	11
2.2.1 Diodo ideal: Rectificación síncrona y asíncrona por comparadores.....	11
2.2.2 Celdas multiplicadoras de tensión.....	16
2.2.3 Celdas elevadoras de tensión	20
2.2.4 Técnica para el uso de rastreo del máximo punto de potencia de ultra bajo consumo	22
CAPÍTULO III. ESTRUCTURA PROPUESTA DE CONVERSIÓN Y ALMACENAMIENTO DE ENERGÍA	25
3.1 Celda multiplicadora de tensión	26
3.1.1 Primer estado.....	27
3.1.2 Segundo estado	28
3.1.3 Tercer estado	29
3.1.4 Cuarto estado.....	30
3.1.5 Quinto estado.....	31

3.1.6 Valores de los capacitores	32
3.1.7 Valor del inductor de resonancia.....	33
3.1.8 Eficiencia teórica	33
3.2 Diodo ideal o diodo activo	35
3.2.1 Diodo activo: Diodo - MOSFET, Comparador - MOSFET	37
3.2.2 Riel positivo y reorganización del circuito	40
3.3 Bomba de carga y almacenamiento interno	42
3.4 Dispositivos de almacenamiento y transductores.....	43
CAPÍTULO IV. MÉTODO DE CONTROL DE LA ESTRUCTURA DE CONVERSIÓN	
.....	46
4.1 MPPT con lógica difusa.....	46
4.2 Método propuesto	47
4.3 Plataforma programable.....	51
4.3.1 Microcontrolador de ultra bajo consumo	52
4.3.2 Firmware para el microcontrolador MSP432P401R	52
4.4 Máquina de estados finita	55
CAPÍTULO V. RESULTADOS	57
5.1 Resultados de simulación.....	58
5.1.1 Sección <i>Boost</i>	59
5.1.2 Sección VMC	61
5.1.3 Sección VMC-Diodo.....	64
5.1.4 Sección de salida	67
5.2 Resultados experimentales en laboratorio	68
5.2.1 Corriente de entrada	70
5.2.2 Diodo activo	71
5.2.3 Salida	73
5.3 Resultados experimentales en campo	74
5.3.1 Tiempo de carga del banco de supercapacitores.....	74
5.3.2 Comportamiento del diodo activo ante un supercapacitor como carga ...	76
5.4 Eficiencia.....	78

CAPÍTULO VI. DISCUSIÓN	80
CAPÍTULO VII. CONCLUSIONES	83
REFERENCIAS	85
ANEXOS	90
Anexo I. Hoja de datos MOSFET	90
Anexo II. Circuito de prueba experimental	92
Anexo III. Circuito para simulación en PSpice	93
Anexo IV. Librería msp_adc.h	94
Anexo V. Librería msp_gpio.h	97
Anexo VI. Librería fuzzy.h	98

LISTA DE FIGURAS

CAPÍTULO II. ANTECEDENTES DE LA TESIS

Fig. 2.1 Topología a bloques propuesta para convertidor de baja tensión.	12
Fig. 2.2 Comparación de eficiencia entre el sistema propuesto ($V_o = 1$ V) contra un sistema convencional ($V_o = 4$ V).	13
Fig. 2.3 Diodo activo utilizando un comparador y un P-MOSFET.	15
Fig. 2.4 Circuito completo propuesto.	15
Fig. 2.5 Convertidor <i>Boost</i> con celda multiplicadora de tensión (VMC, por sus siglas en inglés).	16
Fig. 2.6 Convertidor <i>Boost</i> con celda multiplicadora de voltaje propuesta por M. Prudente.	17
Fig. 2.7 Capacitor integrado en la celda multiplicadora, obteniendo una prácticamente simétrica.	17
Fig. 2.8 Celda multiplicadora base de voltaje.	18
Fig. 2.9 Topología propuesta para N celdas en cascada.	19
Fig. 2.10 Celda elevadora de voltaje aplicada en un convertidor <i>Boost</i>	20
Fig. 2.11 Convertidor propuesto, resultado de la variación en componentes y combinación de celdas de elevación y multiplicación de voltaje.	21
Fig. 2.12 Comparación de eficiencia del convertidor propuesto contra un convertidor <i>Boost</i> cuádruple.	22
Fig. 2.13 Esquema simplificado del circuito completo.	24
Fig. 2.14 Formas de onda experimentales del sistema en operación, en trazo azul, la señal de la terminal HELD_SAMPLE siendo modificada acorde a la señal PULSE (trazo rosa) dada por el multivibrador astable.	24

CAPÍTULO III. ESTRUCTURA PROPUESTA DE CONVERSIÓN Y ALMACENAMIENTO DE ENERGÍA

Fig. 3.1 Diagrama a bloques general de la estructura propuesta.	25
--	----

Fig. 3.2 Circuito convertidor <i>Boost</i> con celda multiplicadora de tensión.....	27
Fig. 3.3 Circuito equivalente del primer estado.	27
Fig. 3.4 Circuito equivalente una vez cargado C_1	29
Fig. 3.5 Diagrama esquemático del circuito equivalente al tercer estado, con el interruptor, Q_{sw} , en estado de encendido.	30
Fig. 3.6 Circuito equivalente en el cuarto estado del periodo de conmutación.....	31
Fig. 3.7 Circuito equivalente del convertidor en el quinto estado, manteniendo un comportamiento tal como un convertidor <i>Boost</i> convencional.....	31
Fig. 3.8 Circuito espejo de corriente con transistores NPN.	36
Fig. 3.9 Comparador con BJT NPN, nótese que es la combinación de dos amplificadores inversores.	36
Fig. 3.10 Comparador con espejo de corriente utilizado para disparar un MOSFET.....	37
Fig. 3.11 Diodo ideal con bomba de carga [38].	38
Fig. 3.12 Diodo ideal MOSFET-MOSFET de riel positivo común.	39
Fig. 3.13 Circuito de ejemplo con diodo ideal.....	41
Fig. 3.14 Ejemplo de circuito con diodo activo y tensión de refuerzo para lograr su funcionamiento.	42
Fig. 3.15 Celda solar SLMD481H12L.....	45

CAPÍTULO IV. MÉTODO DE CONTROL DE LA ESTRUCTURA DE CONVERSIÓN

Fig. 4.1 Funciones de pertenencia para el error.....	48
Fig. 4.2 Funciones de pertenencia para el cambio de error.	48
Fig. 4.3 Funciones de pertenencia para el cambio de ciclo de trabajo.....	49
Fig. 4.4 Gráfica de tres ejes que muestra la salida del controlador (CD) con respecto a los cambios de error y el error inmediato.....	50
Fig. 4.5 Gráfica de tres ejes que muestra la salida del controlador (CD) con respecto a los cambios de error y el error inmediato (rotada 90 grados con respecto al eje de CD).	51

Fig. 4.6 Capas de abstracción del sistema embebido aplicado a la tarjeta de desarrollo.....	53
Fig. 4.7 Esquema propuesto para la FSM programada en el microcontrolador MSP432.....	56

CAPÍTULO V. RESULTADOS

Fig. 5.1 Esquema del convertidor utilizado para obtener resultados de simulación.....	57
Fig. 5.2 Recorte del circuito, correspondiente a la sección <i>Boost</i>	59
Fig. 5.3 Formas de onda obtenidas en simulación: a) señal de tren de pulsos del PWM como referencia y b) señal de la corriente a través del inductor $L1$	60
Fig. 5.4 Formas de onda obtenidas en simulación: a) señal del PWM como referencia y b) señal de la corriente a través del transistor QSW	60
Fig. 5.5 Recorte del circuito, correspondiente a la sección VMC.	61
Fig. 5.6 Formas de onda obtenidas en simulación: a) señal PWM aplicada a QSW para referencia y b) señal de la corriente a través de $D1$	62
Fig. 5.7 Formas de onda obtenidas en simulación: a) señal PWM aplicada a QSW para referencia y b) señal de tensión entre terminales de $C1$	62
Fig. 5.8 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a QSW para referencia y b) señal de tensión entre terminales de $C2$	63
Fig. 5.9 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a QSW para referencia y b) señal de la corriente a través de $D2$	63
Fig. 5.10 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a QSW para referencia y b) señal de la corriente a través de Lr	64
Fig. 5.11 Recorte del circuito correspondiente a la sección de VMC-Diodo activo.	65

Fig. 5.12 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a QSW para referencia y b) señal de tensión aplicada a la compuerta ($gate$) del transistor $QD0$ del diodo activo.....	66
Fig. 5.13 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a QSW para referencia y b) señal de la caída de tensión entre las terminales $source-drain$, equivalente a cátodo-ánodo.....	66
Fig. 5.14 Forma de onda de la señal de salida del convertidor, reflejada en CO y RL	67
Fig. 5.15 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a QSW para referencia y b) señal de tensión de salida.....	68
Fig. 5.16 Esquemático para pruebas experimentales en lazo abierto.....	69
Fig. 5.17 Forma de onda de corriente de entrada, a través de $L1$, a 50 mV/div y $2\text{ }\mu\text{s/div}$	71
Fig. 5.18 Resultado experimental de la señal de tensión entre las terminales de $source$ y $drain$ del transistor, QDo a una escala de 2 V/div y una base de tiempo de $2\text{ }\mu\text{s/div}$	72
Fig. 5.19 Forma de onda de la señal de tensión entre compuerta y fuente ($gate-source$) del transistor QDo obtenida en experimentación a una escala de 2 V/Div y una base de tiempo de $2\text{ }\mu\text{s/Div}$	72
Fig. 5.20 Diagrama esquemático para pruebas con la celda solar, el algoritmo de lógica difusa y el banco de supercapacitores.....	74
Fig. 5.21 Mediciones de tensión vs tiempo del banco de supercapacitores.....	75
Fig. 5.22 Forma de onda obtenida en experimentación de la tensión VSD ($source-drain$) del transistor QDo ante una salida de 1.5 V	76
Fig. 5.23 Forma de onda obtenida en experimentación de la tensión VSD ($source-drain$) del transistor QDo ante una salida de 2 V	77
Fig. 5.24 Forma de onda obtenida en experimentación de la tensión VSD ($source-drain$) del transistor QDo ante una salida de 2.5 V	77

LISTA DE TABLAS

CAPÍTULO II. ANTECEDENTES DE LA TESIS

Tabla 2.1 Pérdidas medidas experimentalmente	14
--	----

CAPÍTULO III. ESTRUCTURA PROPUESTA DE CONVERSIÓN Y ALMACENAMIENTO DE ENERGÍA

Tabla 3.1 Especificaciones eléctricas del supercapacitor Maxwell PC10.....	44
Tabla 3.2 Parámetros de la celda solar SLMD481H12L [40].	45

CAPÍTULO IV. MÉTODO DE CONTROL DE LA ESTRUCTURA DE CONVERSIÓN

Tabla 4.1 Matriz de reglas difusas.....	49
Tabla 4.2 Variantes para inicialización de función de un pin.....	55

CAPÍTULO V. RESULTADOS

Tabla 5.1 Descripción y valores de componentes para la simulación. .	58
Tabla 5.2 Material de componentes pasivos, dispositivos semiconductores y equipo utilizados para la experimentación.	69
Tabla 5.3 Pérdidas y porcentajes por dispositivo-módulo	78

CAPÍTULO I. INTRODUCCIÓN

La creciente demanda energética mundial ha traído problemas directos al medio ambiente, siendo el calentamiento global el más nombrado durante las últimas dos décadas. Los principales combustibles fósiles, utilizados en la generación de energía eléctrica, dejan de ser cada día una opción ante la crisis ecológica existente. Por ello, las energías renovables han tenido un continuo desarrollo y mejora de eficiencia para hacer frente al excesivo consumo de combustibles fósiles.

Los esfuerzos por parte de los desarrolladores son día a día mayores, impulsando el uso de energía solar, eólica, geotérmica, entre otras. Aunque, si bien parece lejano el momento en que el uso y energía obtenida de fuentes renovables sea mayor al de los combustibles fósiles, paulatinamente se ha dado un progreso en beneficio al medio ambiente.

Se suele asociar el aprovechamiento de energías renovables con grandes dispositivos de adquisición y conversión de energía, tales como paneles solares en casas habitación o grandes campos, turbinas eólicas en pequeñas comunidades o terrenos completos, turbinas hidráulicas en pequeñas presas o enormes centrales eléctricas, por mencionar algunos. Pero existe una vertiente de este campo, de menor tamaño, menor potencia, y con aplicaciones muy específicas, tanto de almacenamiento como de uso de la energía, dicha rama de las energías renovables es llamada cosecha de energía.

En el caso de la energía solar, hay aplicaciones que requieren un tamaño reducido o que la implementación de uno o varios paneles solares es complicado, debido a las cuestiones de espacio, cableado, transporte o mantenimiento. Por ello es necesario un diseño que sea portátil, autónomo y autosustentable, que pueda cumplir con las demandas de energía, bajo coste, escaso mantenimiento y la mayor eficiencia posible.

Gracias a la miniaturización de dispositivos, es posible cumplir los requerimientos de los sistemas de cosecha de energía. Generalmente, se utilizan

topologías de conversión cd-cd, las cuales procesan la energía adquirida por el transductor, entregando a la salida niveles de tensión y corriente estables y útiles para la aplicación específica para la cual fue diseñada dicha topología.

Una notable desventaja de los convertidores cd-cd a niveles bajos de potencia (<10 watts) es la eficiencia de estos. Pues un convertidor con una alta eficiencia, logrará entregar la mayor energía posible, obtenida por el transductor, a la aplicación deseada. La mayoría de los dispositivos dentro de los convertidores, tales como transistores (MOSFET, JFET, BJT), capacitores, resistencias, diodos e inductores, presentan altas pérdidas a baja potencia, por ello es necesaria la adquisición de componentes especializados, con bajos valores de resistencias internas, y otros elementos parásitos. Así como existen dispositivos MOSFET robustos de alta potencia, con disipadores integrados y capacidades en tensión y corriente considerablemente altas, de igual manera los hay para baja potencia, los dispositivos SMD (Dispositivos de Montaje Superficial, por sus siglas en inglés *Surface Mount Device*).

La energía captada bajo el esquema de la cosecha de energía, es de cantidades inferiores a, por ejemplo, una conexión de baterías para un sistema de paneles solares. Este es el motivo por el cual todo sistema de cosecha de energía debe ser lo más autónomo y autosustentable posible, haciendo uso de tecnologías modernas de almacenamiento, sean baterías de iones de litio (Li-ion) o si se requiere una entrega de potencia casi inmediata, supercapacitores.

Dentro del trabajo de investigación se hace hincapié en estas necesidades de la cosecha de energía y la mejora de eficiencia de una topología de conversión cd-cd propuesta, aplicada finalmente a la carga de un banco de supercapacitores. Pues de poco sirve tener un transductor de alta eficiencia para cosecha de energía, si el circuito convertidor cd-cd es ineficiente y costoso.

En este trabajo de investigación se ahonda en el desarrollo, simulación, prueba en laboratorio y prueba en campo, de un sistema de conversión cd-cd novedoso y de bajo costo para la cosecha de energía solar, proveniente de una celda solar, y su

posterior acondicionamiento para finalmente almacenar dicha energía en un banco de supercapacitores.

El convertidor cd-cd y su funcionamiento con base en un convertidor elevador (*Boost*, por su definición en inglés), añade dos elementos modulares que tienen como objetivo mejorar la eficiencia en comparación a una topología sin estos elementos. El módulo de celda multiplicadora de tensión (VMC, por sus siglas en inglés, *Voltage Multiplier Cell*) la cual, dentro del circuito, se observa su similitud con un convertidor Luo, tiene la finalidad de generar una conmutación de cero corrientes (ZCS, por sus siglas en inglés, *Zero-Current Switching*) y un módulo innovador utilizado en sistemas de circuitos integrados, aplicado ahora a una topología SMD de cosecha de energía, el diodo activo. Este último utiliza un MOSFET como si de un diodo se tratase, reduciendo la caída de tensión a comparación de un diodo normal. Al utilizar mayormente dispositivos MOSFET, además de la mejora de eficiencia que esto pueda suponer, hace que el costo bajo un esquema a granel, sea menor.

Todo esto se demuestra a lo largo de los seis capítulos que conforman el trabajo de investigación, se muestra el procedimiento de desarrollo de un esquema útil para la cosecha de energía solar, comenzando en el capítulo dos, donde se observa a detalle los antecedentes teóricos necesarios para la comprensión del proyecto. A modo de resumen introductorio, se especifica cada tema abordado dentro del prototipo final, del mismo modo a mitad del mismo capítulo, hay una serie de investigaciones realizadas que tienen cierto peso en el proyecto, como inspiración y base del mismo, de los cuales se toman algunas características para luego ser aplicadas en el desarrollo de la tesis.

Para abordar con mayor detalle la topología propuesta y sus características, dentro del capítulo tres se describe el funcionamiento base del convertidor cd-cd, su modelo matemático en estado estable y los aditamentos que pretenden ser de ayuda para una cosecha de energía eficiente, tales como el diodo activo, su principio de funcionamiento y una breve descripción tanto de la celda solar propuesta como de los módulos de supercapacitores que conformarán el banco de almacenamiento.

Dejando de lado por un momento lo analógico, el control digital es de alta importancia en sistemas de conversión actuales, su bajo costo, robustez y facilidad de implementación ha hecho que varias topologías dependan de este. En el capítulo cuatro, se puntualiza este tema, dando a conocer el método de control y algoritmo que regirá la topología propuesta, así como el software utilizado para el desarrollo del mismo, el cual se pretende prescindir de software de paga como lo es Matlab. Esto en conjunto de una introducción al microcontrolador a utilizar y un firmware diseñado específicamente para la tarea de cosecha de energía de baja potencia. El firmware desarrollado deberá tener cierta capacidad de portabilidad con otras plataformas, por lo que se desarrolla de manera intuitiva para el usuario.

Culminando la investigación en un capítulo de resultados, el capítulo cinco muestra las formas de onda de simulaciones realizadas en el entorno de simulación de Orcad PSpice, utilizando modelos de transistores para lograr una interpretación lo más cercano posible a la realidad, luego estos resultados se comparan con aquellos obtenidos en laboratorio, para finalmente dar a conocer el funcionamiento completo del sistema de cosecha de energía, en pruebas de campo, con luz solar. El modo en que se plantea la descripción de los resultados, refleja también el modo en que el prototipo ha sido manufacturado, siendo esta una base modular para su fácil reparación, aditamento o sustracción de componentes.

Finalmente, se sabe que la teoría dista de la realidad, por ello en el capítulo seis se formulan las conclusiones y un espacio de discusión para dar a conocer ciertos percances, errores, y posible trabajo a futuro que esta investigación pueda ofrecer. Abordando temas que en su momento se desconocían como: diseño de PCB orientado a SMD y normas IPC, ruido electromagnético, percances de ESD, entre otros.

CAPÍTULO II. ANTECEDENTES DE LA TESIS

2.1 Fundamentación teórica

2.1.1 Cosecha de energía

Se puede definir a la cosecha de energía (*energy harvesting*, en inglés) como el proceso de obtención y conversión de pequeñas cantidades de energía, en un rango de potencia entre $nW - mW$, provenientes de fuentes como: gradientes de temperatura, luz, cargas mecánicas, vibraciones, ondas de radiofrecuencia.

En algunos casos, dentro del rango de potencia mencionado, la tecnología de la cosecha de energía es adecuada para reemplazar las baterías. En sensores autónomos, electrónica en textiles y electrónicos en general de bajo consumo, donde el remplazo de baterías se vuelve inviable, así como en sensores instalados en zonas de difícil acceso [1].

La meta ideal de la cosecha de energía es lograr reemplazar el uso de baterías, siendo la disponibilidad de energía suficiente es una condición necesaria pero inasequible, debido a la variación de potencia útil en las distintas fuentes de recolección. Esto puede tomar una o más etapas de potencia en los convertidores antes de entregar niveles de tensión y corriente aceptables y seguros para su uso. Cada etapa conlleva pérdidas, por lo tanto, hay una baja de eficiencia [2].

2.1.2 Dispositivos para la cosecha de energía

Existen diversos transductores de energía que pueden ser utilizados para la cosecha de energía, algunos dependientes de un usuario, como con el uso de dínamos u otros sistemas magnéticos donde es necesario un movimiento o vibración constante. Como se ha mencionado, un objetivo principal de este campo, es el de generar sistemas autónomos, por lo que una fuente de energía dependiente de un usuario no es muy viable al momento de tener un sistema de cosecha de energía que alimenta un sensor dentro de una red. Por ello los desarrolladores e investigadores

centran su atención en los principales dispositivos para cosecha de energía, entre los cuales se pueden mencionar:

Celdas fotovoltaicas: Son dispositivos compuestos por una capa de semiconductor de tipo P, típicamente del ancho de $1 \mu m$ en contacto con otra capa de tipo N, de $1000 \mu m$ que, gracias a las bandas de valencia y los electrones libres en las mismas, generan un diferencial de tensión entre el material combinado, llamado unión N-P. Si esta unión es conectada a un circuito externo, una corriente fluirá hasta que genere un balance en las bandas de valencia y en los electrones libres. La excitación continua de electrones para mantener una diferencia de potencial es generada por la luz solar [3].

Placas piezoeléctricas: Estos dispositivos funcionan bajo el efecto piezoeléctrico, que convierte la energía mecánica aplicada en un área de este material y la convierte en energía eléctrica. Dicho efecto se define como la interacción electromecánica lineal entre el estado mecánico y el estado eléctrico en un material cristalino (como el cuarzo) donde la carga eléctrica local es acumulada, por la formación de dipolos eléctricos, en respuesta al estrés mecánico al que se le someta [4].

Placas termoeléctricas: Los generadores termoeléctricos son aquella clase de dispositivos que tiene la capacidad de convertir tanto el calor directamente en energía eléctrica, por el efecto Seebeck, como de forma inversa convertir energía eléctrica en energía térmica, por el efecto Peltier. Un módulo termoeléctrico contiene dos semiconductores, uno tipo N y otro tipo P, los cuales deben tener baja conductividad térmica y buena conductividad eléctrica. Estos son conectados por sus extremos, cuando los extremos se mantienen a diferentes temperaturas, se genera una tensión, la cual al ser parte de un circuito externo fluye una corriente cuya magnitud es proporcional a la diferencia de temperatura [5].

2.1.3 Circuitos convertidores para la cosecha de energía

Debido a la variación de cómo operan los transductores de energía, acorde a la fuente de la cual estén asociadas, los circuitos convertidores utilizados en la

cosecha de energía pueden dividirse en sus dos principales formas de corriente de entrada: alterna y directa.

No obstante, la mayoría de los sistemas de baja potencia (sino es que todos) funcionan con corriente directa, haciendo necesaria una primera conversión antes de su acondicionamiento para aquellos transductores cuya salida es de corriente alterna. Por ello, a continuación, se enlistan algunos circuitos convertidores básicos utilizados ampliamente en la cosecha de energía.

- **Rectificadores:** Son aquellos circuitos utilizados como primera etapa para los transductores cuya tensión de salida es de forma alterna, como los generadores piezoeléctricos. Consisten principalmente en uno o hasta cuatro diodos, dependiendo del tipo de rectificador, de media onda u onda completa. Los rectificadores *per se* no regulan los niveles de tensión y corriente, es por eso que se utilizan normalmente antes de una etapa de conversión de tipo cd-cd.

- **Rectificadores multiplicadores:** Al igual que los rectificadores convencionales, convierten la corriente alterna en corriente continua haciendo uso de diodos, con la diferencia de que las topologías de este tipo elevan el nivel de tensión final implementando un arreglo de capacitores y diodos. El nivel de tensión resultante es proporcional al número de etapas de dichos arreglos en cascada.

- **Convertidores cd-cd:** Los principales tipos de convertidores son los lineales y conmutados, siendo estos últimos los de mayor variedad tanto en configuración, desempeño, robustez, aplicación, contra los convertidores lineales. Los convertidores conmutados integran los tres tipos de regulación: elevación (mejor conocido en su vocablo inglés, *Boost*), reducción (*Buck*) y elevación-reducción (*Buck-Boost/Boost-Buck*). Tienen la capacidad de integrar módulos multiplicadores, capacitores conmutados, celdas de autoelevación, etapas aisladas y muchas más variedades de técnicas de elevación o reducción aplicables a un solo circuito [6].

2.1.4 Almacenamiento

En los sistemas de cosecha de energía, el almacenamiento es requerido en los casos donde la fuente de energía tiene comportamiento intermitente o interrupciones continuas. Entre las tecnologías de almacenamiento, las más utilizadas en este campo son:

Baterías químicas: Principalmente las baterías de iones de litio, son aquellas que tienen como característica principal la alta densidad de energía con respecto a las baterías de níquel-cadmio (Ni-Cd) y níquel-metal-hidruro (NiMH) [7].

Supercapacitores: También conocidos como capacitores de doble capa, ultracapacitores, capacitores electroquímicos o EDLC por sus siglas en inglés, son uno más de los dispositivos de almacenamiento de energía eléctrica, con la ventaja de tener densidad de energía alta a comparación de los capacitores convencionales [8].

2.1.5 Rastreo de máximo punto de potencia

La obtención de la mayor potencia proveniente de una fuente se puede obtener igualando la carga del circuito en cuestión al valor de la impedancia interna de dicha fuente, pero cuando la fuente presenta variaciones continuas de tensión y corriente, el método de modificar la carga se hace inviable.

Cuando se habla de convertidores conmutados, específicamente con fuentes variables de tensión y corriente, como lo es una celda solar, se requiere obtener la mayor eficiencia posible. Una forma de lograrlo es modificando el ciclo de trabajo para emular un aumento o disminución de la carga visto desde la celda, hasta llegar a su punto de máxima potencia. Esta técnica (también considerada como algoritmo) llamada por sus siglas en inglés como MPPT (*Maximum Power Point Tracking*) es aplicada a un controlador, este será el encargado de compensar los cambios de potencia característicos de una fuente variable, sea una celda solar, una placa termoeléctrica, o cualquier transductor cuyo comportamiento esté condicionado por el

ambiente en el que el transductor se encuentra. Su uso está más familiarizado al uso de baterías como carga en convertidores conmutados.

El controlador MPPT monitorea la tensión y corriente de salida de la fuente y determina el punto operativo el cual entregará la mayor potencia disponible hacia las baterías o la carga en sí. Si el controlador logra rastrear de manera satisfactoria, rápida y precisa el máximo punto de potencia (MPP), mejorará la eficiencia de todo el circuito.

Las técnicas de MPPT más utilizadas, varían en efectividad, complejidad, velocidad, número de aditamentos (sensores, compensadores, etc.) y, por ende, en su costo. Estas son:

- **Perturba y Observa:** *P&O* (por sus siglas en inglés) ha sido ampliamente utilizado debido a su fácil implementación. El algoritmo logra forzar al sistema para alcanzar la máxima potencia aumentando o disminuyendo la tensión de salida de la fuente; si la potencia aumenta, la tensión es perturbada aumentando su valor y si la potencia disminuye, la dirección de la perturbación de tensión será al revés. Al llegar a la máxima potencia, las perturbaciones oscilan alrededor del MPP.
- **Conductancia Incremental:** Se desarrolla con base en el hecho de que, en la gráfica de potencia contra la tensión de una celda solar, en su máximo punto, la pendiente es cero. Por lo tanto, la pendiente es positiva a la izquierda del MPP y negativa a la derecha del mismo [9] [10]. Entonces las expresiones que definen la relación entre la conductancia instantánea y la conductancia incremental están dadas por:

$$\left\{ \begin{array}{l} \frac{\Delta I}{\Delta V} + \frac{I}{V} = 0 ; \text{en el MPP} \\ \frac{\Delta I}{\Delta V} + \frac{I}{V} > 0 ; \text{izquierda del MPP} \\ \frac{\Delta I}{\Delta V} + \frac{I}{V} < 0 ; \text{derecha del MPP} \end{array} \right. \quad (2.1)$$

- **Lógica difusa:** Los controladores que utilizan lógica difusa o borrosa, cuentan con una programación tal, que reciben variables de estado del sistema a controlar y este devuelve acciones relacionadas a un conocimiento previo del sistema, sin la necesidad de conocerlo con exactitud. Este tipo de controladores intentan interpretar las variables, de un modo parecido al que lo haría un operario humano que conoce el funcionamiento del sistema de forma ambigua [11].

2.1.6 Lógica difusa

A diferencia de la lógica concreta, donde sólo se pueden tomar dos valores precisos; 0 o 1, encendido y apagado, activado o desactivado, la lógica difusa tiene la especial característica de imitar la capacidad del razonamiento humano mediante mecanismos matemáticos. Este razonamiento es naturalmente impreciso y borroso, donde un evento es descrito bajo un significado o experiencia más allá de una descripción precisa del mismo o una probabilidad.

Fundamentalmente, la lógica difusa o borrosa es un sistema con base en un conocimiento representado mediante un lenguaje formal, tal como el PRUF (por sus siglas en inglés, *Possibilistic Relational Universal Fuzzy*) que no es más que una designación para un tipo de lenguaje representativo del significado de expresiones del lenguaje natural humano, propuesta por L. A. Zadeh [12], siendo este lenguaje parte de la teoría de conjuntos difusos.

Un sistema basado en lógica difusa debe contener un conjunto de variables y su significado para un determinado dominio, para cada variable se define los valores numéricos que estas pueden tomar y aquellos valores cualitativos o etiquetas lingüísticas a los que se pueden asignar. En última instancia se define para cada valor cualitativo de cada variable su función de pertenencia o función de distribución. Para relacionar estas variables entre sí, se emplean operadores lógicos difusos; a este conjunto de operaciones se le conoce como reglas difusas.

2.1.6.1 Reglas difusas

Son expresiones que denotan un antecedente y su consecuente, lo que define como difuso a estas reglas es el hecho de emplear adjetivos imprecisos, tal como describiría empíricamente una persona un evento dado. Ejemplo:

- Si el nivel de agua es BAJO, la llave debe estar MUY ABIERTA
- Si el nivel de agua es MEDIO, la llave debe estar MEDIO ABIERTA
- Si el nivel de agua es MEDIO ALTO, la llave debe estar MEDIO CERRADA
- Si el nivel de agua es ALTO, la llave debe estar CERRADA.

En el ejemplo, la variable de entrada “nivel de agua” es la causa, perteneciente a los conjuntos difusos “BAJO” hasta “ALTO” y “la llave” sería la variable de salida, una consecuencia, perteneciendo en cierto grado a los conjuntos difusos “CERRADA” hasta “MUY ABIERTA” [13].

2.2 Trabajos realizados

La generación de nuevo conocimiento, técnicas o tecnologías requiere una base previa, de la cual tomar apoyo o idea de lo que ya se realizó con anterioridad. Por ello, se enlista un conjunto con trabajos realizados, de importancia para el trabajo de tesis.

2.2.1 Diodo ideal: Rectificación síncrona y asíncrona por comparadores.

Los diodos son utilizados en una extensa variedad de aplicaciones, y dentro del campo de los convertidores conmutados representan uno de los componentes con mayores pérdidas de potencia. Por ello se utilizan dispositivos de relativo menor consumo, como es el caso de los diodos Schottky, cuya caída de tensión en operación es menor a la de un diodo convencional de silicio.

Para convertidores de bajo voltaje, dicha caída de tensión resulta en una de las mayores pérdidas de potencia, y por ende una caída en el valor de la eficiencia final. Una solución para afrontar esta problemática, es el uso de tecnologías MOSFET.

Se le conoce como diodo activo o diodo “ideal” a la implementación de transistores de efecto de campo en las aplicaciones que supone el uso de diodo común, con la ventaja de obtener una caída de voltaje menor a la de un diodo Schottky, dependiendo del dispositivo MOSFET implementado (sea canal N o P) [14]. Este concepto puede aplicarse también a la rectificación síncrona, cuyo objetivo es técnicamente el mismo, como se muestra en el artículo siguiente.

2.2.1.1 Convertidor *Boost* de 20mV de entrada

Un ejemplo a ultra baja potencia lo presentan E. J. Carlson, K. Strunz y B. P. Otis [15], donde el modelo propuesto consta de un convertidor *Boost* implementando un transistor PMOS/pFET como diodo principal. Dicho circuito, mostrado en la Fig. 2.1 contempla un método de rectificación síncrona detectando la caída a cero de la corriente en el inductor, para ello utiliza el modo de conducción discontinua (DCM, por sus siglas en inglés), asegurando ser más eficiente para niveles bajos de voltaje y corriente, contra el modo de conducción continua (CCM, por sus siglas en inglés) [16].

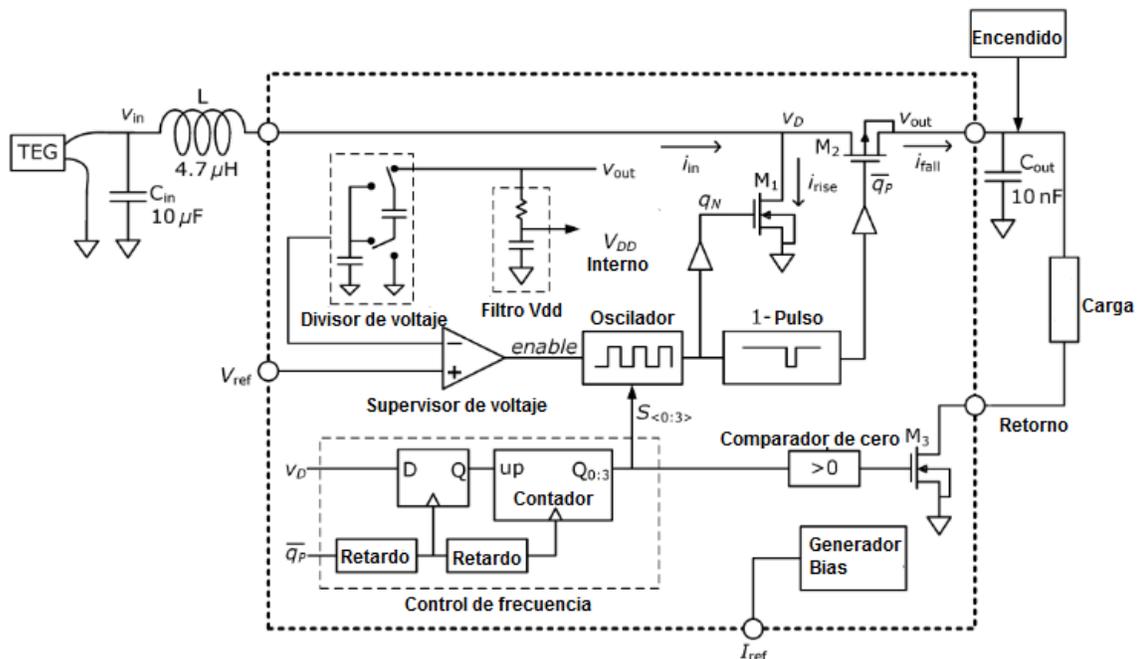


Fig. 2.1 Topología a bloques propuesta para convertidor de baja tensión.

Para mejorar aún más la eficiencia, los autores utilizan el método de Modulación de Frecuencia de Pulso (PFM, por sus siglas en inglés) a diferencia del clásico PWM (*Pulse Width Modulation*, Modulación de Ancho de Pulso). La técnica es algo problemática, pues supone tener un control suficientemente rápido en cuanto al comparador se refiere, requiriendo una cuarta parte del tiempo de encendido (t_{on}) del transistor, en ese caso, de 40 ns.

La eficiencia es medida con base en diversos niveles de voltaje de entrada, y comparada contra los resultados de un sistema común de ganancia mayor o igual a 20, obteniendo un resultado 15% mayor. Las principales fuentes de pérdidas se enlistan en la Tabla 2.1, mientras que en la Fig. 2.2 se muestra la gráfica comparativa entre la eficiencia medida del sistema contra la de topologías convencionales.

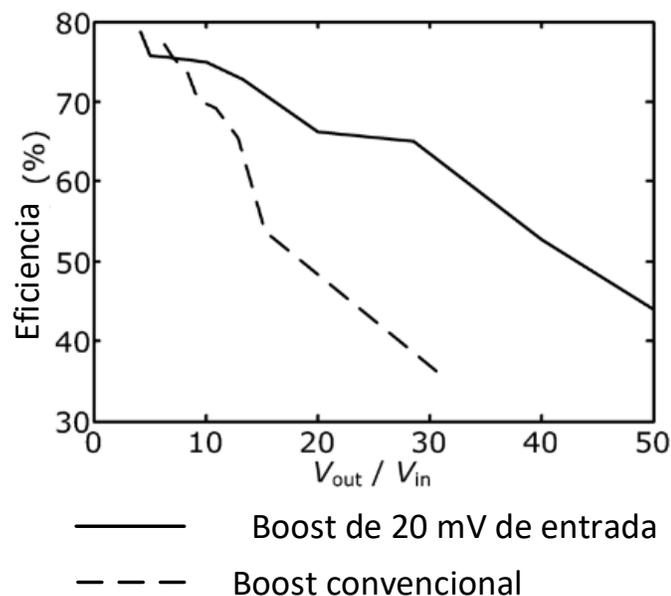


Fig. 2.2 Comparación de eficiencia entre el sistema propuesto ($V_o = 1$ V) contra un sistema convencional ($V_o = 4$ V).

Tabla 2.1 Pérdidas medidas experimentalmente

Fuente de pérdidas	$V_{in} = 25 \text{ mV}$	$V_{in} = 200 \text{ mV}$
Resistencia interna del inductor	14.6%	3.4%
<i>Driver</i> de compuerta (<i>gate</i>) para nFET	6.6%	12.4%
Resistencia del canal nFET	29.2%	5.6%
<i>Driver</i> de compuerta (<i>gate</i>) para pFET	2.8%	5.3%
Resistencia del canal pFET	7.4%	16.6%
Error de sincronización del pFET	3.3%	7.4%
Capacitancia del nodo Vd	6.6%	12.3%
Corriente de <i>bias</i> estática	13.4%	33.1%
Control lógico	16.2%	3.9%

Cabe destacar que la potencia entregada por el convertidor no supera un volt (1 V) de salida, a $10 \mu W$, pero la técnica del convertidor puede ser proyectada a sistemas de mayor potencia.

2.2.1.2 Convertidor ac-dc multiplicador de tensión autoalimentado

En el caso de los multiplicadores de tensión y bombas de carga o convertidores con capacitores conmutados, lo usual es encontrar dos elementos principales: capacitores y diodos. Un multiplicador con base en únicamente diodos y capacitores es un convertidor utilizado en la transformación de corriente alterna a corriente directa, enfrentando pérdidas significativas y ganancias no lineales, debido a la caída de tensión en los diodos.

Teniendo en cuenta las características antes mencionadas sobre los multiplicadores de tensión, y añadiendo la limitante de una tensión de entrada mínima de 0.35 V , S. Cheng, R.D. Natarajan y D. P. Arnold presentan un convertidor ca-cd multiplicador de voltaje convencional, haciendo uso de diodos activos para solventar dichas problemáticas, como se muestra en la Fig. 2.3 [17].

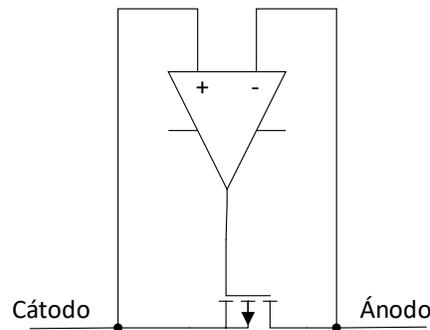


Fig. 2.3 Diodo activo utilizando un comparador y un P-MOSFET.

Consta de ocho transistores PMOS cuya señal de *gate* es entregada por un comparador con histéresis TLV3704 de *Texas Instruments*, comparando la diferencia de tensión entre las terminales de fuente y drenado (*source* y *drain*) del transistor.

El comparador es alimentado por las mismas salidas del multiplicador, suponiendo un consumo de $1-10 \mu W$ del total generado por el multiplicador. Los transistores están orientados de tal forma que los diodos internos de cada transistor coincidan con los diodos de un multiplicador convencional, permitiendo así un inicio en frío (denominado *cold start*) cuando los comparadores no están siendo alimentados con suficiente tensión.

Debido a que algunos transistores no están referenciados a tierra, el comparador debe tener la característica de línea por línea (*rail to rail*), tal que pueda suplir la tensión suficiente a la terminal de compuerta (*gate*), tomando en cuenta los bajos niveles de tensión, idealmente en cd, en cada capacitor. El circuito propuesto se puede observar en su totalidad en la Fig. 2.4.

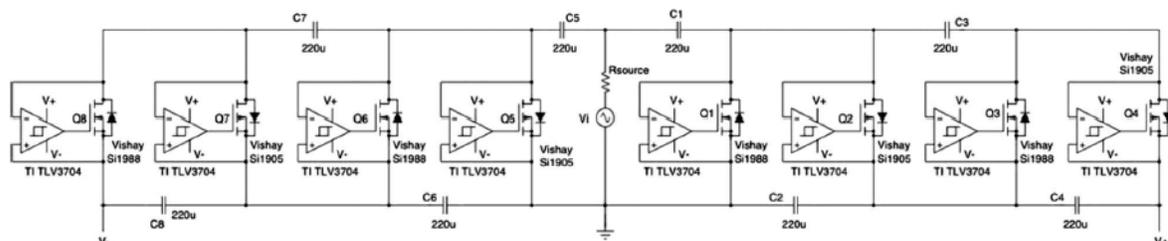


Fig. 2.4 Circuito completo propuesto.

En pruebas con transductores de energía capaces de generar $>0.5 V$ dentro de un rango de frecuencia de operación de 20 a 100 Hz , el convertidor entrega carga a una batería de iones de litio, con una eficiencia mayor al 80%.

2.2.2 Celdas multiplicadoras de tensión

Un método popular y eficiente de aumentar la ganancia de un convertidor, ya sea elevador o reductor convencional (*Boost* o *Buck*), es con el uso de celdas multiplicadoras de tensión (VMC, por sus siglas *Voltage Multiplier Cell*). Estas celdas propuestas por M. Prudente [18], e implementadas por E. H. Ismail [19], como se mencionó antes, pueden ser implementadas en cualquier convertidor clásico no aislado cd-cd, gracias a su relativa simpleza en forma de bloque de cuatro puertos, lo que las hace versátiles para su implementación en mitad de cualquier topología, como muestra la Fig. 2.5.

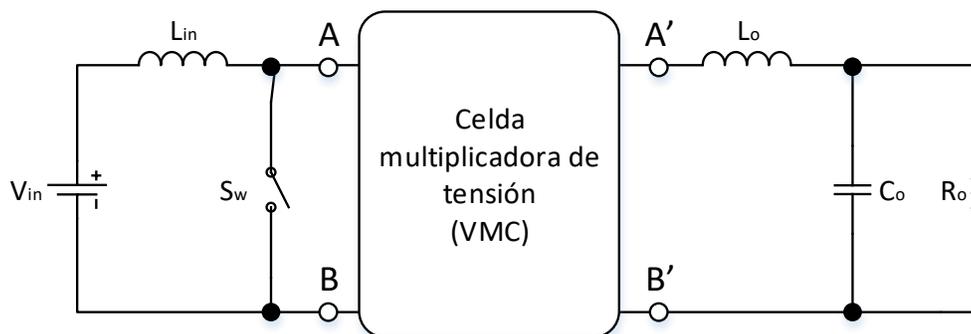


Fig. 2.5 Convertidor *Boost* con celda multiplicadora de tensión (VMC, por sus siglas en inglés).

La base de las celdas asemeja a los multiplicadores de voltaje con diodos y capacitores. Algunas de estas contienen inductores como parte de su estructura [20], con el objetivo de obtener menor estrés en los dispositivos conmutadores o condiciones de conmutación cero-corriente o cero-voltaje (ZCS y ZVS por sus siglas en inglés).

2.2.2.1 Convertidor *Boost* con celdas multiplicadoras de voltaje

Originalmente presentado por M. Prudente [21], donde la celda, mostrada en la Fig. 2.6, consta de dos capacitores, dos diodos y dependiendo del número M de celdas, un inductor resonante se aplica a la primera celda de las M etapas utilizadas, esto para asegurar las características de operación, añadiendo la ventaja de obtención de ZCS.

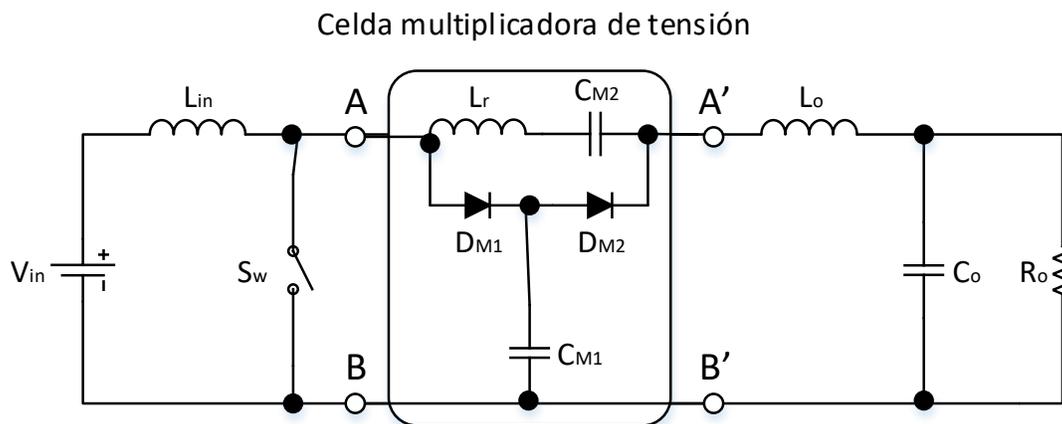


Fig. 2.6 Convertidor *Boost* con celda multiplicadora de voltaje propuesta por M. Prudente.

El convertidor con esta celda puede funcionar igual sin esta inductancia, además se puede obtener un voltaje simétrico con la adición de un diodo, integrando el capacitor de salida en la celda, como se muestra en la Fig. 2.7.

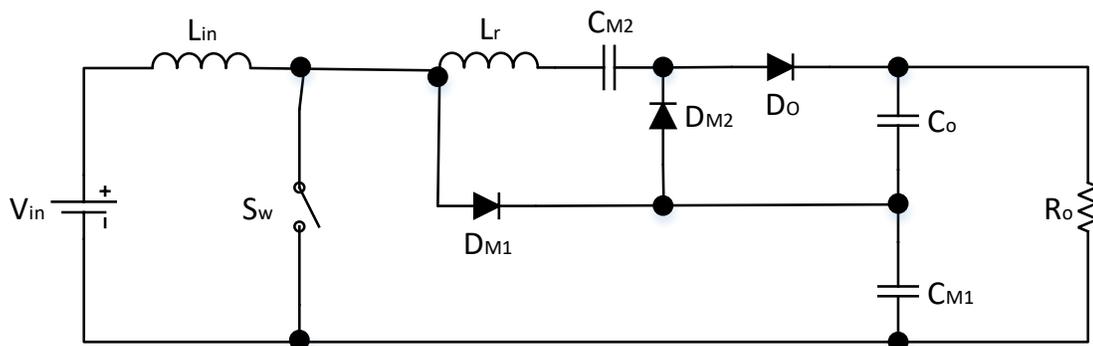


Fig. 2.7 Capacitor integrado en la celda multiplicadora, obteniendo una prácticamente simétrica.

2.2.2.2 Convertidor de alta ganancia con base en acumulador de capacitores conmutados

Una variación del convertidor anterior [21], se es presentado por S. Hou y J. Chen [22] con una celda multiplicadora con base en combinaciones de capacitores y diodos como la mostrada en la Fig. 2.8, sin la necesidad de un inductor resonante.

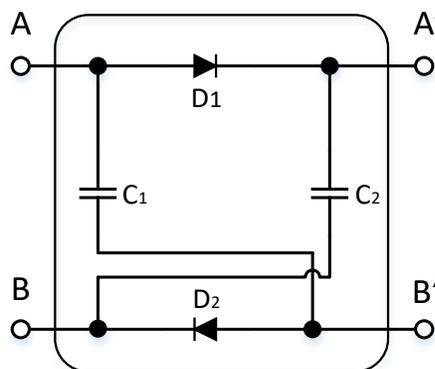


Fig. 2.8 Celda multiplicadora base de voltaje.

Este tipo de celda es conocida en la literatura como una celda multiplicadora diodo-capacitor o capacitor diodo-conmutado [23], [24]. Una característica remarcable en este convertidor con VMC, es el uso de varias celdas en cascada utilizando diodos como *bypass*, aumentando considerablemente la relación de ganancia del convertidor mostrado en la Fig. 2.9.

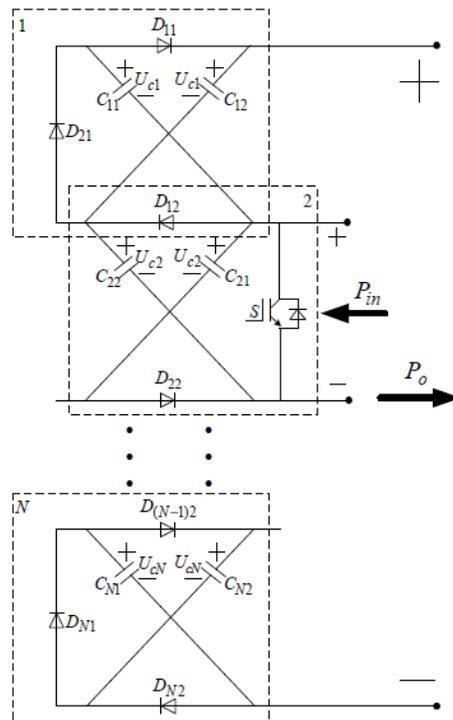


Fig. 2.9 Topología propuesta para N celdas en cascada.

El circuito se analiza para un convertidor de tres celdas en cascada, obteniendo una relación de ganancia equivalente a:

$$U_o = \frac{4}{1 - D} U_{in} \quad (2.2)$$

donde:

U_o [=] Tensión de salida.

D [=] Ciclo de trabajo.

U_{in} [=] Voltaje de entrada.

Un análisis más general, siendo N el número de etapas o celdas colocadas en cascada, se puede representar como:

$$U_o = \frac{N + 1}{1 - D} U_{in} \quad (2.3)$$

A diferencia de tres convertidores *Boost* convencionales en serie, el convertidor tiene mayor eficiencia de conversión, mientras que tres convertidores *Boost* en paralelo tienen menos relación de uso en sus componentes contra el convertidor propuesto, si a éste se le implementan tres entradas de voltaje.

La eficiencia nominal del convertidor llega a un valor de 77% a 85 W, utilizando 24 V de entrada, 100 kHz de frecuencia de conmutación. Al bajar la frecuencia de conmutación a 20 kHz logra una eficiencia del 85%, y modificando algunos diodos sustituyéndolos por MOSFETs, un valor de 87.7% es alcanzado.

2.2.3 Celdas elevadoras de tensión

A diferencia de las VMC, las celdas elevadoras de tensión, VLC/VL-SLC, por sus siglas en inglés, pueden ser representadas como bloques de dos puertos (Fig. 2.10). Tienen la opción de ser colocadas después o antes del dispositivo conmutador, el cual es la opción más común.

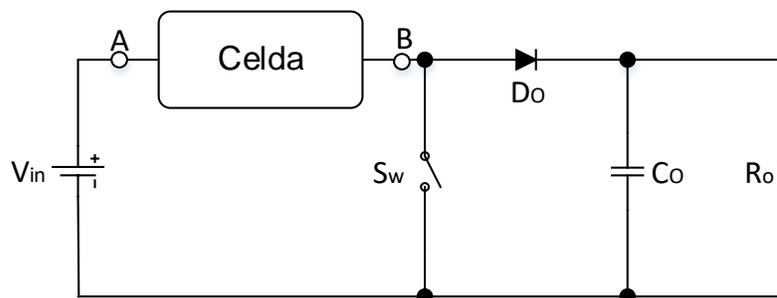


Fig. 2.10 Celda elevadora de voltaje aplicada en un convertidor *Boost*.

La técnica consiste en cargar uno o varios capacitores a cierto voltaje para después elevar el voltaje con el capacitor o los capacitores cargados. Varios convertidores propuestos por Luo [25] [26], los *VL Luo Converters*, y los trabajos derivados del mismo, contienen algún tipo de celda elevadora de voltaje, ya sea como celda o integrado en el convertidor. Estos convertidores son conocidos por su alta eficiencia y bajo rizado de corriente.

2.2.3.1 Convertidor *Boost* híbrido

Gracias a las ventajas que sugieren las celdas multiplicadoras y elevadoras, se puede lograr un convertidor híbrido con la implementación de ambas técnicas. Tal es el caso del convertidor propuesto por M. Z. Malik [27], cuya entrada experimental es de 10 V, obteniendo 100 V a la salida.

El diagrama propuesto mostrado en la Fig. 2.11, consiste en una variante de celdas de elevación de voltaje propuesta por los autores Y. Jao, F. L. Luo y M. Zhu [28], de igual manera aplicada por Y. Tang, T. Wang y D. Fu [29], en conjunto con una celda multiplicadora de voltaje propuesta por los mismos autores mencionados en el apartado 2.2.2.2 y siguiendo la metodología serie de E. H. Ismail [19] principalmente.

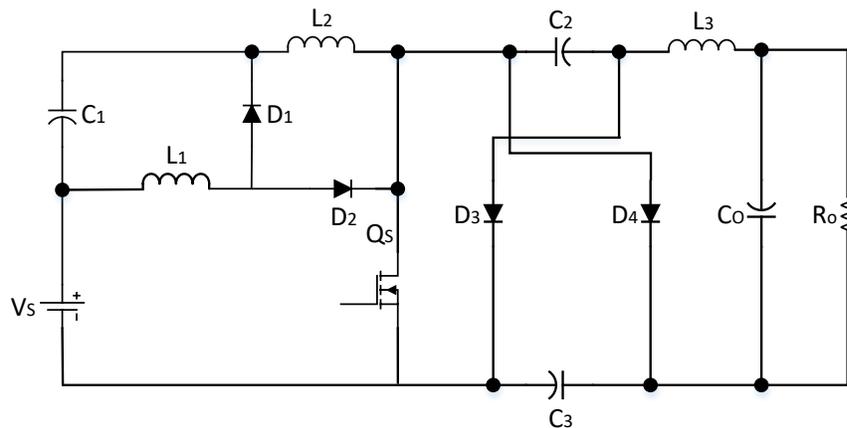


Fig. 2.11 Convertidor propuesto, resultado de la variación en componentes y combinación de celdas de elevación y multiplicación de voltaje.

Esta combinación de celdas logra obtener una máxima eficiencia del 95.91% con una potencia de salida de 195 W, y un valor mínimo del 86.74% a 33 W. Gracias a la capacidad del convertidor de manipular altos niveles de voltaje. Las pocas pérdidas a máxima potencia están dadas sólo por límite térmico de los dispositivos conmutadores gracias a la baja corriente operativa del convertidor.

Este trabajo es un ejemplo aplicado, a mediana potencia, de las capacidades de las celdas y lo que pueden lograr al ser combinadas en un mismo convertidor. La eficiencia es comparada contra un convertidor *Boost* cuádruple, obteniendo una diferencia significativa, vista en la Fig. 2.12.

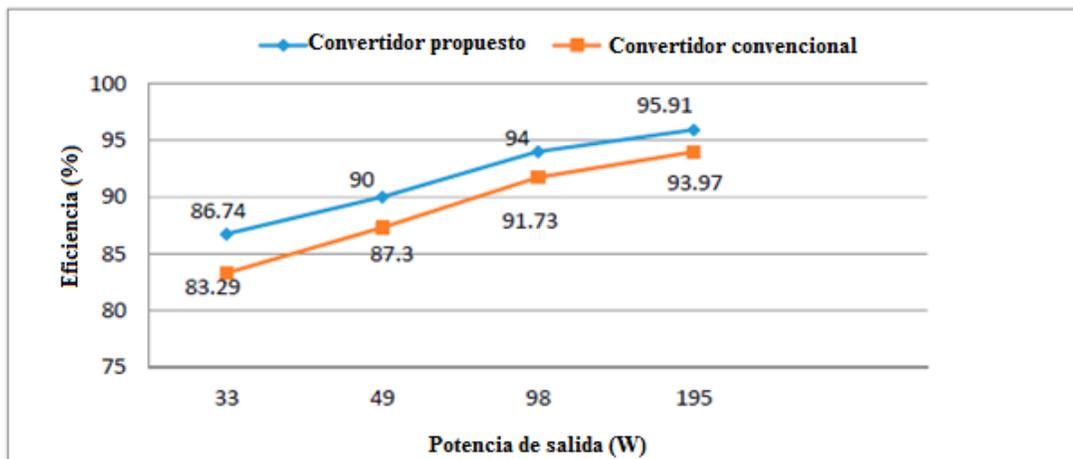


Fig. 2.12 Comparación de eficiencia del convertidor propuesto contra un convertidor *Boost* cuádruple.

2.2.4 Técnica para el uso de rastreo del máximo punto de potencia de ultra bajo consumo

Uno de las técnicas más conocidas para el aprovechamiento máximo de energía en una celda o panel solar, es el rastreo de máximo punto de potencia o MPPT (por sus siglas en inglés, *Maximum Power Point Tracking*). Esta técnica emula la resistencia interna de una fuente, en este caso una celda o panel, para obtener la máxima transferencia de potencia.

Uno de los retos en la cosecha de energía solar, es la obtención de la mayor cantidad de energía en ambientes con poca luminosidad, donde al llegar a ciertas condiciones, los circuitos MPPT comienzan a demandar más de lo que la celda o panel pueden entregar. En un artículo publicado por A. S. Wddell, G. V. Merrett y B. M. Al-Hashimi [30], se propone una técnica eficiente para lograr un MPPT de bajo consumo, teniendo un consumo de menos del 20% de la energía proporcionada por la celda, en un ambiente de 200 *lux*.

El esquema propuesto aporta al estado del arte las siguientes contribuciones:

- Un arranque en frío para un sistema MPPT y operación en un amplio rango de intensidad de luz, inclusive dentro de espacios cerrados.
- Un sistema de muestreo y retención para tensión de circuito abierto, consumiendo en promedio 8 *mA*.

Utiliza una celda de silicio amorfa SANYO Amorton AM-1815, afirmando ser de alta eficiencia, cuya tensión de circuito abierto (V_{OC}) se acerca a la tensión de máximo punto de potencia (V_{MPP}), bajo la relación de la ecuación siguiente:

$$V_{MPP} \approx kV_{OC} \quad (2.4)$$

donde k es una constante que depende de la química de la celda, usualmente ronda entre los 0.6 a 0.8. Tomando en cuenta que sólo es una aproximación, teniendo débil correlación entre k y la intensidad luminosa, es posible realizar el MPPT en hardware sin necesidad de un monitoreo de tipo activo.

Para realizar las muestras adecuadas con el sistema de muestreo y retención, es necesario efectuar pruebas a la celda en ambientes con poca luminosidad, así como directamente a la luz del día. Se propone un método de prueba en (2.17), para poder calcular el error promedio estimado de la tensión de circuito abierto en los diferentes escenarios de luminosidad.

$$\bar{E} = \sum_{q-p}^{n=0} \frac{\max\{x_n \dots x_{n+p-1}\} - \min\{x_n \dots x_{n+p-1}\}}{q - p + 1} \quad (2.5)$$

siendo E el error medio, n representa la variable de cuenta, p el periodo entre muestra y q representa la duración de la prueba. El error obtenido, en el peor de los casos, con la celda antes mencionada refleja tensiones de 7.7 mV para un ambiente de baja luminosidad y 14.7 mV para un ambiente soleado. Resultando en pérdidas menores al 1%.

El encendido en frío es realizado a través de la carga de un capacitor, hasta que llega a un nivel suficiente y supera la tensión de umbral, el circuito de MPPT es activado. El circuito controla todos los interruptores muestreando a razón de 60 segundos/muestra, con el integrado LMC7215, que contiene un multivibrador astable y comparadores siendo de muy bajo consumo. En la Fig. 2.13 se muestra con detalle el esquema simplificado del circuito MPPT completo.

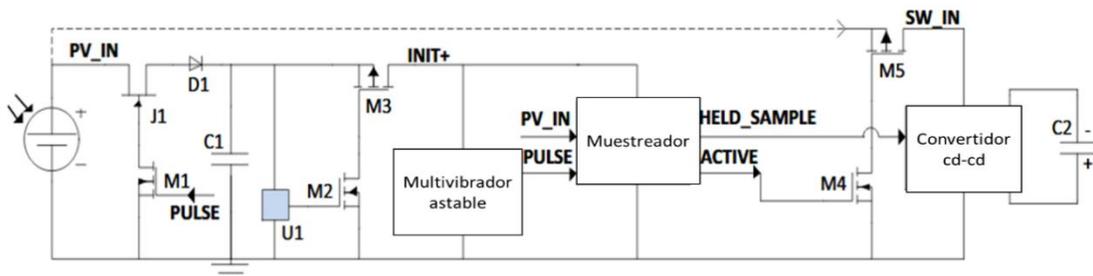


Fig. 2.13 Esquema simplificado del circuito completo.

Al iniciar la operación del circuito, el bloque de muestreo y retención toma las medidas y la mantiene a través de la terminal *HELD_SAMPLE*, mientras que en la terminal *ACTIVE* se activará de acuerdo al umbral especificado para asegurar que el convertidor no inicie hasta llegar a un nivel de tensión adecuado. La señal *PULSE* es la que controla el periodo de las muestras. Esto asegura de igual manera el método de encendido en frío.

Los resultados reportan un consumo por parte del circuito de muestreo de 8 mA a 200 lux . Utilizando la señal de *HELD_SAMPLE*, se puede implementar el circuito MPPT en el convertidor, sin utilizar métodos como el método *Hill-Climbing*. Se observa en la operación de muestreo a 1000 lux en la Fig. 2.14, donde la señal *PULSE* desconecta todas las cargas de la celda solar y modifica el valor en *HELD_SAMPLE* para generar una nueva referencia para el circuito MPPT.



Fig. 2.14 Formas de onda experimentales del sistema en operación, en trazo azul, la señal de la terminal *HELD_SAMPLE* siendo modificada acorde a la señal *PULSE* (trazo rosa) dada por el multivibrador astable.

CAPÍTULO III. ESTRUCTURA PROPUESTA DE CONVERSIÓN Y ALMACENAMIENTO DE ENERGÍA

La investigación continúa de distintas topologías de conversión, técnicas de mejora de eficiencia y análisis de dispositivos culminó en una estructura base, definida bajo tres parámetros específicos: eficiencia, ganancia y costo. Por ello se ha elegido un convertidor *Boost* con una celda multiplicadora integrando el principio del diodo ideal con base en el dispositivo MOSFET, y evitando el uso de inductores con alta resistencia interna, esto con el fin de aumentar la eficiencia del circuito. En la Fig. 3.1 se muestra un diagrama representativo de todo el sistema en general, el cual se describe a continuación.

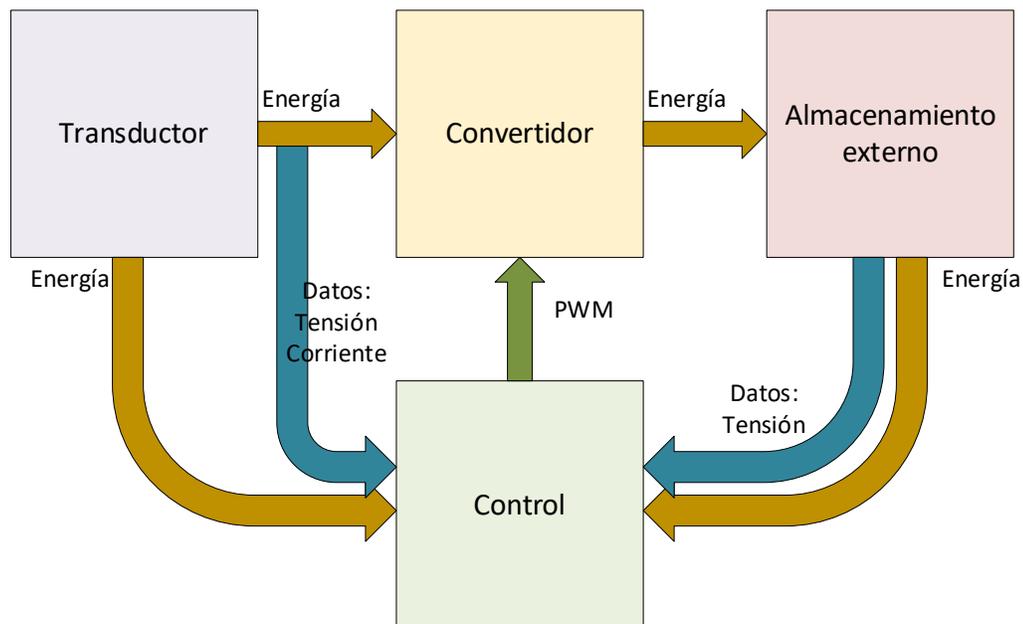


Fig. 3.1 Diagrama a bloques general de la estructura propuesta.

Siguiendo el principio de la cosecha de energía, la estructura no contempla baterías como medio principal de almacenamiento. Con el fin de desarrollar una

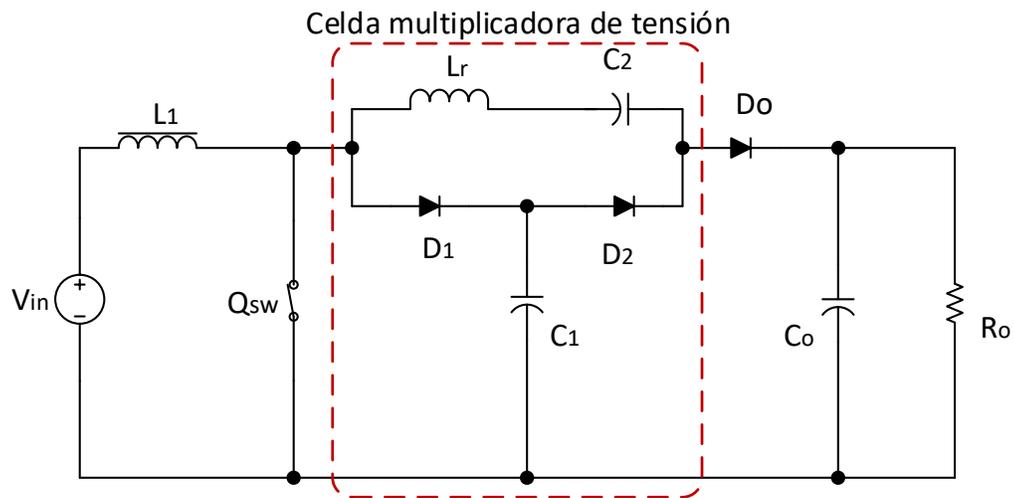
topología moderna se opta por integrar un arreglo de supercapacitores como almacenamiento externo monitoreado por un controlador, el cual será energizado por el mismo transductor.

En principio, la estructura es capaz de acondicionar la energía entregada de distintas fuentes de energía de corriente directa. Para definir una fuente principal, el circuito funcionará con un transductor único integrado, una celda solar monocristalina de alta eficiencia. Esta celda es la encargada de proveer de energía a todo el circuito y por ende al almacenamiento externo.

Debido a los bajos niveles de tensión a los que se somete el convertidor, dados por la celda solar (de 2 V a 6 V), y con el fin de obtener mayor tiempo efectivo de cosecha de energía, los diodos involucrados en el convertidor cd-cd son reemplazados por módulos de diodo ideal. Arreglos de transistores funcionando como espejos de corriente de alta ganancia, asemejando su comportamiento a comparadores, son implementados para habilitar un MOSFET emulando el funcionamiento de un diodo, pero con la ventaja de tener menor caída de tensión. Para asegurar esa ventaja del MOSFET como diodo, la estructura cuenta con un almacenamiento interno para alcanzar la tensión de umbral de compuerta, $V_{GS_{th}}$, del MOSFET aún en casos de baja tensión de entrada. Dicho almacenamiento puede ser un supercapacitor dedicado o una batería de iones de litio.

3.1 Celda multiplicadora de tensión

Una celda multiplicadora de tensión es un módulo compuesto de diodos, capacitores y/o inductores dentro del circuito convertidor de cd-cd. En este caso se integra para obtener una mejora en la ganancia de un circuito convertidor cd-cd de tipo elevador (*Boost*), como se muestra en la Fig. 3.2. La celda a utilizar es propuesta en el artículo publicado por M. Prudente [31], cuya función se describe en cinco estados generados por la conmutación de Q_{sw} y los componentes de la celda multiplicadora. Dichos estados se describen a mayor detalle a continuación.

Fig. 3.2 Circuito convertidor *Boost* con celda multiplicadora de tensión.

3.1.1 Primer estado

En el primer estado, como se muestra en la Fig. 3.3, cuando el transistor Q_{sw} (representado como un interruptor en dicha figura) pasa a un estado de apagado (t_{off}), la energía almacenada en L_1 es transferida a la carga, R_o , y al capacitor de salida, C_o . De igual manera el capacitor C_1 de la celda multiplicadora es cargado.

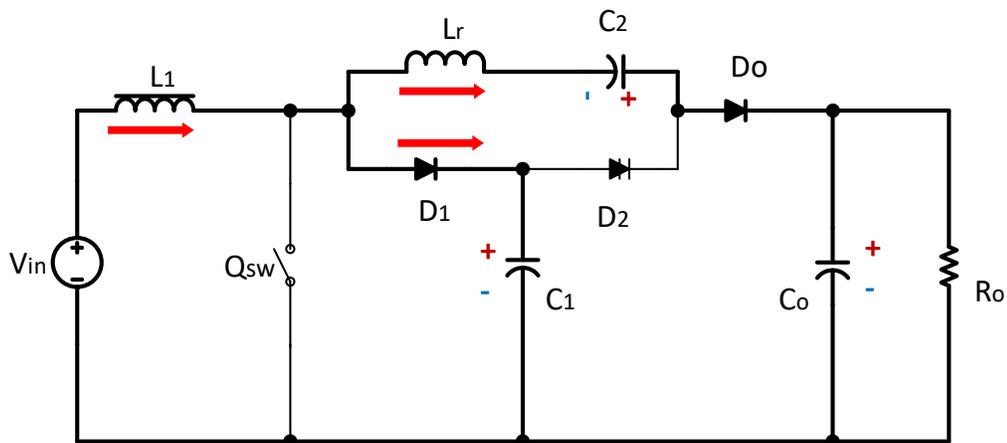


Fig. 3.3 Circuito equivalente del primer estado.

La variación de corriente se puede considerar lineal debido a que la carga del capacitor aumenta al mismo ritmo que el capacitor C_2 se descarga, por lo que la corriente en L_r crece linealmente hasta el valor de entrada inicial.

Observando el circuito, tomando en cuenta la polaridad del capacitor C_2 , se puede definir la corriente de L_r como:

$$V_{L_r} = L_r \frac{dI_{L_r}}{dt} \quad (3.1)$$

como suponemos que el cambio de corriente es lineal

$$V_{L_r} = L_r \frac{\Delta I_{L_r}}{\Delta t} \quad (3.2)$$

donde

$$V_{L_r} = V_{C_1} + V_{C_2} - V_O \quad (3.3)$$

por lo tanto

$$\Delta I_{L_r} = \frac{V_{C_1} + V_{C_2} - V_O}{L_r} (t_1 - t_0) \quad (3.4)$$

donde:

t_0 [=] Tiempo inicial del primer estado, $T(1 - D)$.

t_1 [=] Tiempo final del primer estado.

Este estado inicial termina cuando C_1 es completamente cargado vía D_1 , siendo t_1 el momento final, e inicia el siguiente estado.

3.1.2 Segundo estado

El segundo estado es de cierta manera más sencillo, pues sólo depende de la carga en C_1 .

En el instante donde C_1 logra un nivel de carga, tal que la corriente que pasa a través de D_1 es suficientemente pequeña para omitir su presencia en el circuito, la corriente de entrada a la celda multiplicadora de tensión es la misma que la corriente en L_r . Esto mismo se puede observar en la Fig. 3.4.

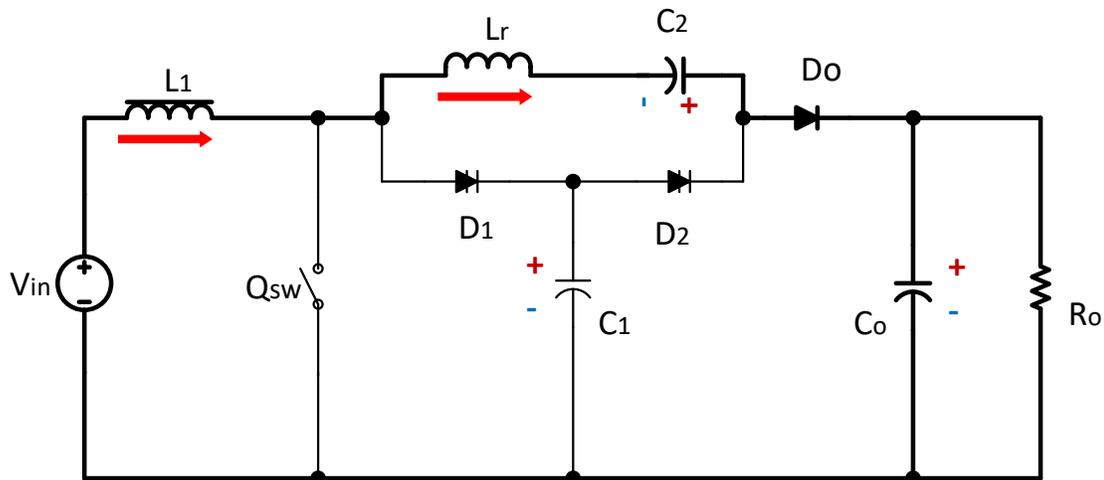


Fig. 3.4 Circuito equivalente una vez cargado C_1 .

3.1.3 Tercer estado

Cuando el transistor, Q_{sw} , entra en estado de encendido (t_{on}), como se observa en la Fig. 3.5, lo hace en el modo conmutación de cero corrientes (ZCS, por sus siglas en inglés) y la corriente en el inductor, L_r , la cual se expresa en (3.5) como un decremento lineal hasta llegar a cero.

$$i_{L_r} = i_{L_{in}} - \frac{V_o}{2L_r} t \quad (3.5)$$

El tiempo de transición de este estado es lo suficientemente corto como para considerar que la tensión a través de C_2 permanece constante.

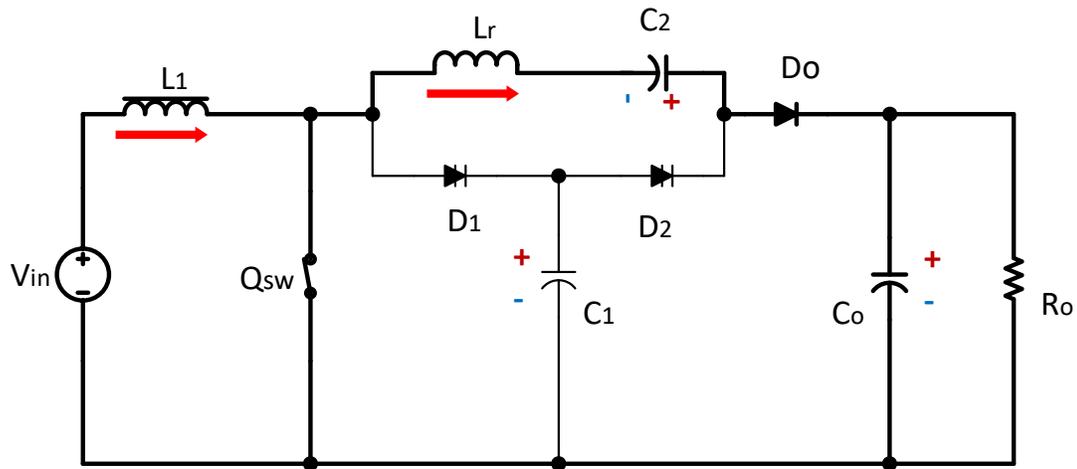


Fig. 3.5 Diagrama esquemático del circuito equivalente al tercer estado, con el interruptor, Q_{sw} , en estado de encendido.

3.1.4 Cuarto estado

Una vez que la corriente del inductor L_r llega a cero, la energía almacenada en C_1 es transferida a C_2 , bajo efecto resonante de L_r . M. Prudente [31] describe este comportamiento como en (3.6).

$$i_{L_r} = \frac{(V_{C_1} - V_{C_2}) \text{sen}(\omega_0 t)}{\sqrt{\frac{L_r}{C_{eq}}}} \quad (3.6)$$

donde

$$C_{eq} = \frac{C_1 C_2}{C_1 + C_2} \quad (3.7)$$

y

$$\omega_0 = \frac{1}{\sqrt{L_r C_{eq}}} \quad (3.8)$$

Se observa en la Fig. 3.6 cómo esta corriente aparece en cuanto la tensión a través de C_1 disminuye gradualmente mientras que la tensión en C_2 se incrementa, no obstante, refleja un comportamiento senoidal.

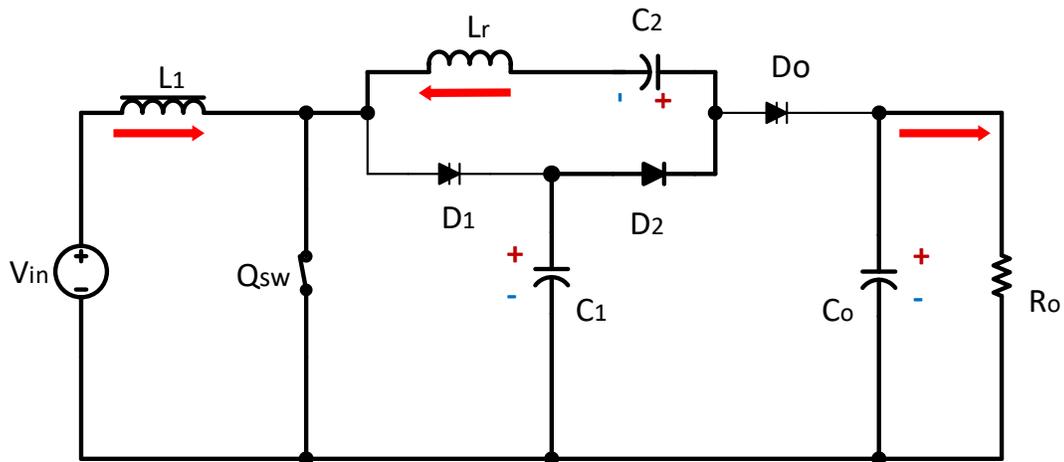


Fig. 3.6 Circuito equivalente en el cuarto estado del periodo de conmutación.

3.1.5 Quinto estado

El quinto estado de la descripción del funcionamiento, se contempla en el instante en que la corriente de L_r vuelve a ser cero y la tensión de C_1 y C_2 se igualan, quedando abierto el diodo D_2 . En la Fig. 3.7 se observa como la celda permanece aislada tanto de la salida como del proceso de carga del inductor de entrada.

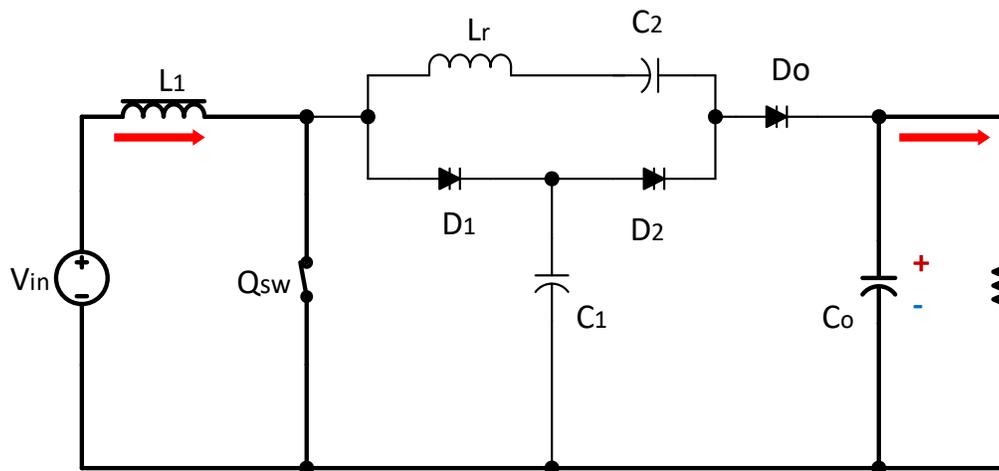


Fig. 3.7 Circuito equivalente del convertidor en el quinto estado, manteniendo un comportamiento tal como un convertidor *Boost* convencional.

Finalmente, en este quinto estado, el convertidor opera de tal forma que el capacitor de salida suministra energía a la carga, cuya tensión es la de un convertidor

Boost convencional más la tensión de C_2 del primer y segundo estado antes descritos, el cual se refleja una vez que C_1 transfiere su carga a C_2 y vuelve al primer estado. Puede definirse entonces una tensión de salida a partir de (3.9) y (3.10).

$$V_{C_2} = V_{C_1} = V_{in} \frac{1}{1-D} \quad (3.9)$$

$$V_o = V_c + V_{in} \frac{1}{1-D} \quad (3.10)$$

Si se calcula el valor del capacitor tal que $V_c = V_{in}$ entonces se tiene una tensión de salida para una sola celda multiplicadora de tensión como:

$$V_o = V_{in} \frac{2-D}{1-D} \quad (3.11)$$

La ganancia propia de la celda es entonces,

$$A_V = \frac{2-D}{1-D} \quad (3.12)$$

3.1.6 Valores de los capacitores

Los valores de ambos capacitores dependen de la máxima potencia de salida, la tensión (para ambos capacitores) y la frecuencia de conmutación. Siendo el valor mínimo expresado como:

$$C_{1/2} \geq \frac{P_o}{V_c^2 f} \quad (3.13)$$

3.1.7 Valor del inductor de resonancia

El inductor, aunque se recomienda de un valor de $4 \mu H$, puede ser calculado a partir de la variación di/dt en el encendido del transistor, pues este será el encargado de generar un estado de cero corrientes de conmutación durante un pequeño lapso de tiempo, equivalente al tercer estado descrito anteriormente, aunque el convertidor funcionará bajo la misma ganancia si este inductor no está presente.

Dada la tensión del inductor en ese estado

$$v_L = L_r \frac{di}{dt} \quad (3.14)$$

$$V_o - V_{C_2} = L_r \frac{di}{dt} \quad (3.15)$$

$$L_r = \frac{V_o - V_c}{\left(\frac{di}{dt}\right)} \quad (3.16)$$

Se considera el cambio di/dt del orden de $A/\mu s$, siendo una pendiente máxima en la corriente del inductor.

3.1.8 Eficiencia teórica

Utilizando el cálculo de eficiencia propuesto por P. Mahalingam [32], el cual plantea un convertidor similar, tomando en cuenta las pérdidas de cada dispositivo exceptuando capacitores, que se muestra en la ecuación (3.17), se puede obtener un valor de eficiencia teórica.

$$\eta = \frac{P_o}{P_o + P_{SW(Cond)} + P_{SW(Off)} + P_D + P_{Lin}} * 100\% \quad (3.17)$$

donde:

P_o [=] Potencia de salida.

- $P_{SW(Cond)}$ [=] Potencia disipada por el transistor de conmutación, cuando este conduce ($V_G > V_{GS_{th}}$).
- $P_{SW(Off)}$ [=] Potencia disipada por el transistor de conmutación, cuando no conduce ($V_G \leq 0 V$).
- P_{Lin} [=] Potencia disipada por el inductor de entrada.
- P_D [=] Potencia disipada por los diodos.

El valor de P_D se calcula como muestra en la ecuación (3.18), bajo la condición de que la corriente que atraviesa los diodos de la VMC y la corriente del diodo de salida, sean la misma, como se observa en la ecuación (3.19).

$$P_D = \frac{3P_o}{V_o} V_f \quad (3.18)$$

$$I_{DM_1} = I_{DM_M} = I_{D_o} \quad (3.19)$$

siendo:

- V_f [=] Tensión de caída promedio del diodo.
- V_o [=] Tensión de salida.
- I_{DM} [=] Corriente a través de cualquier diodo de la VMC.
- I_{D_o} [=] Corriente a través del diodo de salida.

De igual manera, $P_{SW(Cond)}$ se obtiene teóricamente con las siguientes ecuaciones:

$$I_{S_{rms}} = \frac{P_{in}}{V_{in}} \sqrt{D} \quad (3.20)$$

$$P_{SW(Cond)} = I_{S_{rms}}^2 R_{DS_{on}} \quad (3.21)$$

donde:

- $I_{S_{rms}}$ [=] Corriente RMS de entrada al convertidor.
- P_{in} [=] Potencia de entrada al convertidor.

D [=] Ciclo de trabajo del PWM.

$R_{DS_{on}}$ [=] Resistencia de conducción interna entre *drain* y *source*.

Por último, para obtener $P_{SW(off)}$ se hace uso de la siguiente ecuación:

$$P_{SW_{off}} = \left(\frac{1}{2} V_s I_s t_{off} \right) f \quad (3.22)$$

donde:

V_s [=] Tensión de entrada al convertidor.

I_s [=] Corriente de entrada al convertidor.

t_{off} [=] Tiempo de apagado del PWM.

f [=] Frecuencia del controlador PWM.

Estos dos últimos parámetros correspondientes a P_{SW} , son los más importantes, pues es en los dispositivos de conmutación donde se producen las mayores pérdidas, tomar en cuenta ambos estados del transistor de conmutación, genera un cálculo de la eficiencia más confiable.

3.2 Diodo ideal o diodo activo

Como parte del circuito propuesto y como mejora de la eficiencia del mismo, se propone el uso de diodos ideales o activos donde sea posible, cuyo principio es el del uso de un MOSFET como interruptor de una sola vía.

Debido a la lenta respuesta de algunos comparadores que operan a bajo voltaje, se plantea utilizar un circuito comparador, específicamente un espejo de corriente de alta ganancia [33], como se muestra en la Fig. 3.8. Dicha configuración si bien no es capaz de manejar altas frecuencias por sí sola, hay técnicas para aumentar el ancho de banda, comprometiendo un poco el funcionamiento ideal que se pretende [34][35].

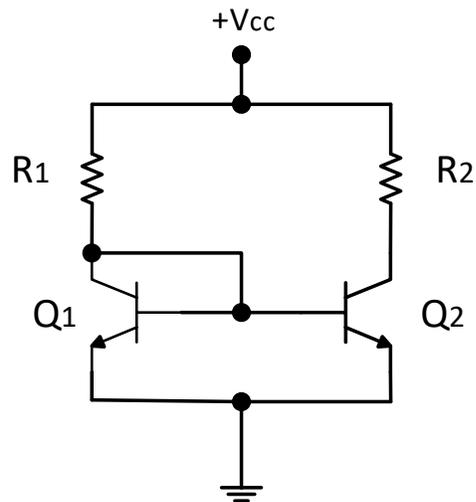


Fig. 3.8 Circuito espejo de corriente con transistores NPN.

Como ambos transistores están referenciados a tierra eléctrica, teóricamente la corriente en ambos colectores debería ser igual. Si este balance se modifica, es decir, si ambas referencias se utilizan como entradas de tensiones distintas, gracias a la alta ganancia, se obtiene el comportamiento de un comparador con una sola salida en el colector de Q_2 a diferencia de un comparador convencional con transistores el cual comprendería más elementos, menor ganancia y estabilidad [36] (Fig. 3.9).

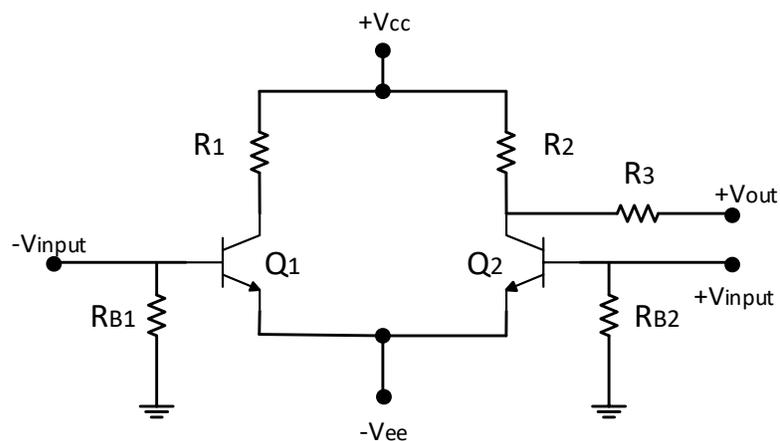


Fig. 3.9 Comparador con BJT NPN, nótese que es la combinación de dos amplificadores inversores.

La compuerta del MOSFET es activada gracias al amplificador inversor presente en el mismo espejo de corriente, como se muestra en la Fig 3.10.

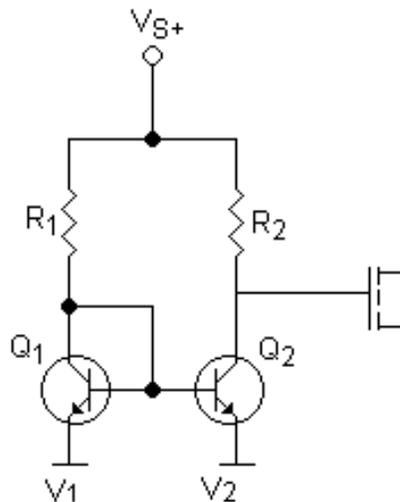


Fig. 3.10 Comparador con espejo de corriente utilizado para disparar un MOSFET.

Siendo V_1 y V_2 los voltajes a comparar; los voltajes de las terminales del MOSFET. Dependiendo del tipo de canal, se requiere diferentes configuraciones. Por ejemplo, para un MOSFET canal P se utiliza un plano negativo o tierra común, en conjunto de transistores PNP o MOSFET canal P para el comparador espejo.

3.2.1 Diodo activo: Diodo - MOSFET, Comparador - MOSFET

Este formato de diodo activo tiene la ventaja de ser de menor coste, pues se puede utilizar el mismo carrete de MOSFET para los diodos activos a implementar.

Además de tener la opción de aplicar bombas de carga (capacitores conmutados) como elevadores de tensión para trabajar así obtener tensiones de caída menores entre ánodo y cátodo [38] [39], dado su bajo consumo de corriente, en comparación con la técnica con BJT que utilizaría baterías, sin mencionar la caída de tensión entre colector y emisor (V_{CE}) del par de transistores en el comparador espejo.

La desventaja es esa misma virtud de agregar circuitería adicional, se requiere un elevador de voltaje con base en capacitores conmutados para su funcionamiento óptimo, asegurando que V_{GS} sea el adecuado para la conmutación rápida (Fig. 3.11).

Otro inconveniente de esta configuración de MOSFET como diodo y el uso de MOSFET en el comparador (la cual se denominará MOSFET-MOSFET de aquí en adelante) es el posible reacomodo de componentes dentro del circuito en el que se aplica, ya que hay que tener muy en cuenta la tensión de umbral de compuerta, $V_{gs_{th}}$, y su respectivo punto de referencia en el *source*.

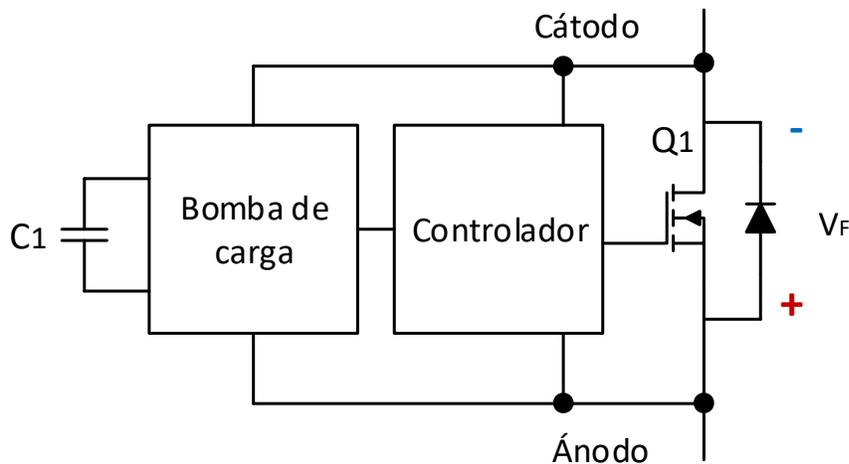


Fig. 3.11 Diodo ideal con bomba de carga [38].

El análisis es en cierto modo sencillo, debido a la dependencia de únicamente la tensión entre terminales. A continuación, se dará seguimiento del diodo ideal MOSFET-MOSFET para riel positivo, como se muestra en la Fig. 3.12. Este diodo tiene la ventaja de tener menor resistencia de encendido, ante su contraparte de riel negativo o tierra que utiliza MOSFET de canal P, pero con la condición de cambiar la estructura del circuito de modo que la referencia de la tensión de *gate-source* (V_{GS}) sea mayor a la tensión de umbral, ($V_{GS_{th}}$).

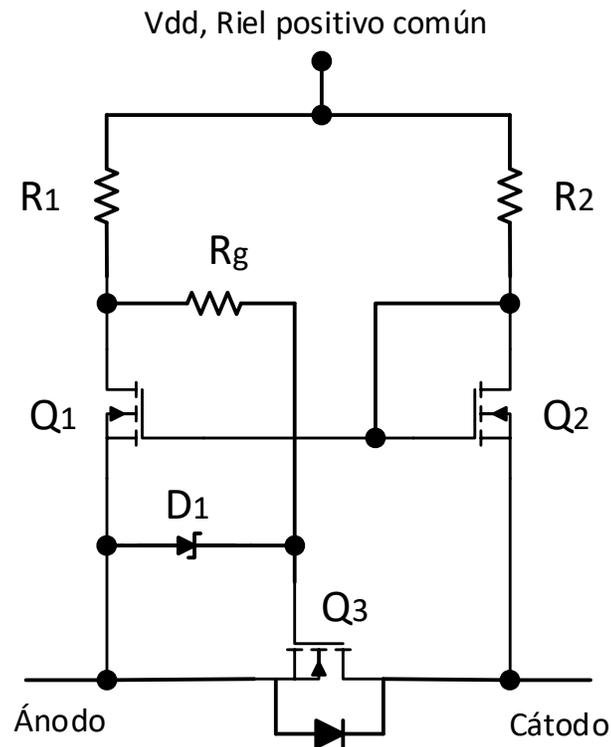


Fig. 3.12 Diodo ideal MOSFET-MOSFET de riel positivo común.

Observando la Fig. 3.12, primeramente, el lado de Q_2 , el cual es un MOSFET con una resistencia de *pull-up* la cual autopolariza la compuerta de Q_2 , entre mayor sea la diferencia de tensión entre el *source* y *drain*, mayor tensión será aplicada a la compuerta o *gate*, de modo que el nivel necesario de $V_{GS_{th}}$ se cumpla. Esto lleva al primer estado, donde $V_A > V_C$, es decir cuando la tensión aplicada al ánodo sea mayor que la del cátodo.

Al aplicar tensión positiva al ánodo y conectar el cátodo a una carga o cercano a tensión negativa, cumpliendo $V_A > V_C$, Q_2 se autopolariza vía R_2 llegando fácilmente a la tensión de umbral $V_{GS_{th}}$, dejando el *gate* de Q_1 en un nivel de tensión menor al riel positivo gracias a la tensión en el cátodo. Debido a que el valor de R_2 es suficientemente grande en comparación con la resistencia de encendido de Q_2 , Q_1 no alcanza la tensión de umbral.

Q_1 al no alcanzar la tensión de umbral entre *gate* y *source*, se mantiene abierto, dando paso a la polarización de Q_3 vía R_1 y la tensión del cátodo. De este modo, el diodo ideal está cerrado, con una caída de tensión dada por la resistencia R_{DSON} .

En el caso en que $V_A < V_C$, Q_2 no alcanza a cerrarse por completo, generando o una alta impedancia o idealmente un circuito abierto. Gracias a esto, vía R_2 la tensión en la terminal de compuerta (*Gate*) de Q_1 es el mismo que el riel común positivo, polarizando a Q_1 dejando el *gate* de Q_3 prácticamente conectado al ánodo, dejándolo dependiente de V_A , y como la terminal *source* de Q_3 está también conectado al ánodo, la diferencia de potencial entre *gate* y *source* es idealmente de cero, abriendo así el diodo ideal.

En la Fig. 3.12 se puede observar una resistencia de *gate* R_G y un diodo zener, D_1 , entre *gate* y *source* de Q_3 , estos pueden ser suprimidos para este caso donde la tensión que soportan los dispositivos es menor al máximo de V_{GS} . Las resistencias R_1 y R_2 se recomiendan tener valores altos mayores a $10\text{ k}\Omega$, dependiendo de la carga necesaria en el *gate* de Q_3 y de la frecuencia de conmutación.

De igual manera, se recomienda aumentar la tensión del riel positivo del cual el diodo ideal depende, esto con bombas de carga o una fuente externa para asegurar la completa conmutación de los dispositivos.

3.2.2 Riel positivo y reorganización del circuito

La condición necesaria para el uso del diodo activo en cualquier circuito, es la tensión de compuerta, V_{GS} , y el acomodo de los componentes dentro del mismo. Como se describe en el apartado anterior, el comparador es analizado de modo que la tensión de ánodo y cátodo, V_A y V_C , sean más grandes o pequeñas una con la otra, pero existe un problema al momento de aplicarlo en un circuito real.

Tomando como ejemplo, un circuito simple con un diodo activo y una resistencia, donde el positivo del circuito lo comparte el diodo activo y el comparador, como se muestra en la Fig. 3.13.

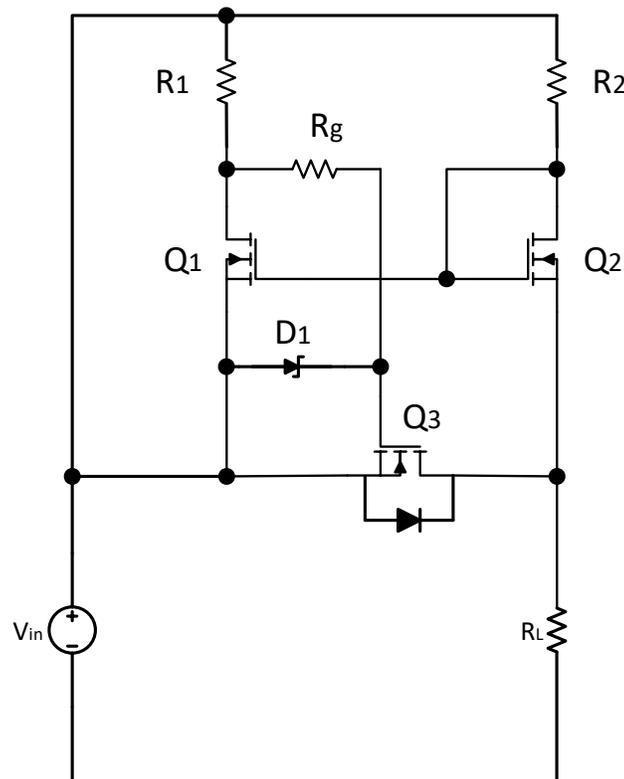


Fig. 3.13 Circuito de ejemplo con diodo ideal.

Suponiendo que $R_G = 0$, $R_1 = R_2 \gg R_L$, $r_{dson} = 0$ y $V_{GSth} = 1\text{ V}$, cuando el circuito entra en operación, R_2 polariza la compuerta de Q_1 y Q_2 , la tensión V_{GS,Q_2} estará dada por:

$$V_{GS,Q_2} = V_{in} - V_{R_L} \quad (3.17)$$

Esto debido a que la terminal *source* de Q_2 no está referenciada directamente a tierra o negativo de la fuente, la tensión de compuerta estará a merced de la tensión que exista en R_L , determinada por la fuente y la caída del diodo interno de Q_3 , lo que la hace insuficiente para que Q_2 entre en estado de encendido (t_{on}).

De igual manera, Q_1 no logra el estado de encendido. Si se obtiene la tensión V_{GS,Q_1} , esta sería equivalente a $-V_{R_2}$, idealmente 0 V, también por tener a la fuente V_{in} como referencia en el *source* de Q_1 . Lo mismo con la tensión V_{GS,Q_3} y V_{R_3} , imposibilitando el funcionamiento del diodo activo.

Este problema puede ser solucionado con la adición de una bomba de carga o almacenamiento interno, como se muestra en la Fig. 3.14.

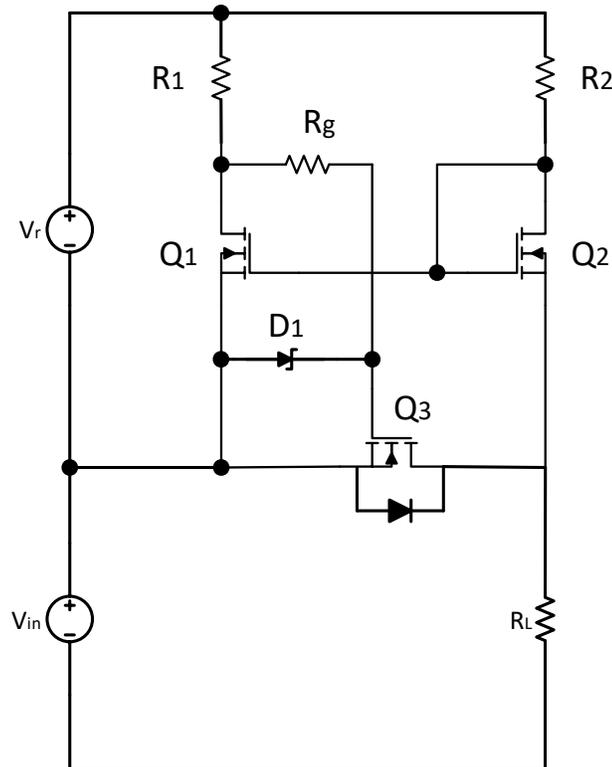


Fig. 3.14 Ejemplo de circuito con diodo activo y tensión de refuerzo para lograr su funcionamiento.

Una desventaja de esta solución, es el hecho de requerir una tensión mayor a la de V_{in} y dependiendo de la aplicación, en ciertos casos como en un convertidor cd-cd, la tensión de refuerzo requiere ser $2V_{in} < V_{GS_{MAX}}$.

3.3 Bomba de carga y almacenamiento interno

Se define una tensión de entrada mínima de $2 V$ para iniciar la operación del circuito de cosecha de energía. Este nivel de tensión es insuficiente para el correcto funcionamiento de los diodos ideales involucrados en el convertidor cd-cd.

Para solucionar este problema, es necesaria una fuente externa de tensión o un almacenamiento dedicado. La opción más sencilla es agregar una batería de litio

de 3 V del tipo CR2032, así no se compromete la eficiencia inicial del sistema y su duración sería relativamente alta gracias al bajo consumo del diodo ideal base MOSFET-MOSFET. La desventaja es que hay que reemplazar la batería en algún momento.

Una opción más autónoma es la implementación de una bomba de carga con capacitores conmutados. Este circuito carga un supercapacitor o batería recargable y puede ser monitoreado y controlado tanto por el circuito de control o de forma automática. Este método compromete la eficiencia del sistema hasta que el supercapacitor llegue a los 3 V para lograr tensiones de umbral $V_{GS_{th}}$ de mínimo 5 V. Otra posibilidad con este mismo método sugiere cargar el dispositivo de almacenamiento interno de manera externa la primera vez que se utilice el esquema funcional.

3.4 Dispositivos de almacenamiento y transductores

Uno de los pilares elementales de los sistemas de cosecha de energía es su almacenamiento, optando por nuevas tecnologías capaces de entregar su carga a la operación del circuito, así como a la carga aplicada al mismo.

La implementación de supercapacitores como dispositivo de almacenamiento refleja ventajas ante las tecnologías tradicionales tales como las baterías de níquel-cadmio (Ni-Cd) o níquel-metal hidruro (Ni-MH). Los supercapacitores entregan el máximo de corriente a la carga gracias a su baja resistencia interna, además los métodos para administrar la carga de un supercapacitor son relativamente sencillos de aplicar en un hardware reducido.

El banco de supercapacitores a utilizar está compuesto de varios dispositivos de 10 F a 2.5 V de tensión nominal. De marca Maxwell, modelo PC10, tienen como característica principal el bajo valor de resistencia interna serie (ESR, por sus siglas en inglés) de 0.18 ohms y una corriente de fuga de 0.04 mA, como se muestra en la Tabla 3.1.

Tabla 3.1 Especificaciones eléctricas del supercapacitor Maxwell PC10.

Parámetro	Valor
Capacitancia medida	10 F
Capacitancia mínima inicial	9 F
Capacitancia máxima inicial	12 F
Máxima ESR inicial	180 mΩ
Corriente de prueba	1 A
Tensión medida	2.50 V
Tensión máxima absoluta	2.70 V
Corriente máxima absoluta	2.8 A
Corriente de fuga máxima a 25°C	0.040 mA

Al inicio del capítulo se mencionó que el circuito tiene la capacidad de operar con cualquier fuente que entregue corriente directa. Para no generalizar demasiado el desarrollo del proyecto, se optó por utilizar un par de celdas solares monocristalinas de alta eficiencia SLMD481H12L (Fig. 3.15) como fuente principal. Las características de estas celdas se muestran en la Tabla 3.2.

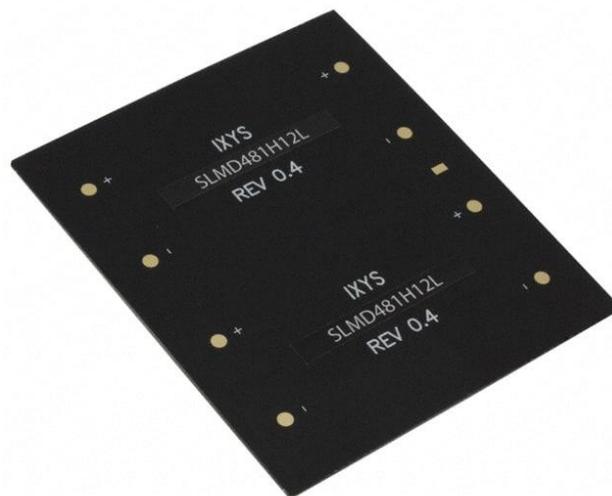


Fig. 3.15 Celda solar SLMD481H12L.

Tabla 3.2 Parámetros de la celda solar SLMD481H12L [40].

Símbolo	Parámetro	Valor típico	Unidad
V_{OC}	Voltaje de circuito abierto	7.56	V
I_{SC}	Corriente de cortocircuito	200	mA
V_{MPP}	Voltaje de máximo punto de potencia	6.06	V
I_{MPP}	Corriente de máximo punto de potencia	178	mA
P_{MPP}	Máximo pico de potencia	1081	mW
FF	Factor de llenado	>70	%
η	Eficiencia	22	%

CAPÍTULO IV. MÉTODO DE CONTROL DE LA ESTRUCTURA DE CONVERSIÓN

Cualquier sistema de conversión de energía alimentando una carga variable, donde se requiera una salida constante sea de tensión o corriente, lleva integrado algún módulo de control con retroalimentación. Estos métodos de control varían dependiendo de la aplicación y el circuito, siendo los controles proporcional, integral y derivativo (PID) los más conocidos y ampliamente utilizados.

Los controladores PID tienen la desventaja de que están fuertemente relacionados con los parámetros de la planta a controlar, haciendo de estos controladores robustos, pero requieren un alto grado de conocimiento de la planta, tal como el modelado matemático con la mayor cantidad de variables posibles a considerar [41][42].

Dichos controladores pueden ser combinados con técnicas de Rastreo de Máximo Punto de Potencia (MPPT, por sus siglas en inglés) tales como Perturba y Observa (P&O, por sus siglas en inglés), mejorando su eficiencia, pero acarreado los problemas antes descritos [43]. Esto porque un controlador PID para una MPPT no logra obtener la eficiencia en el punto máximo de potencia [44][45].

4.1 MPPT con lógica difusa

La implementación de un control con MPPT con base en lógica difusa refleja ventajas que son bastante útiles para este sistema. La principal ventaja es lo superfluo del modelado, tanto de la celda como de pequeña señal del circuito convertidor, puesto que se pueden generar aproximaciones del mismo o utilizar nociones del conocimiento práctico del diseñador u operador del circuito en concreto. Los controladores con lógica difusa se han desarrollado justamente para ser utilizados en plantas cuyo modelado se vuelve complejo, cambiante, o simplemente no hay modo de obtenerlo, como en el caso de una planta en operación continua [46].

4.2 Método propuesto

Para obtener la característica de portabilidad entre celdas solares y fuentes secundarias, se utiliza la técnica MPPT con lógica difusa la cual evalúa el error y cambio de error respecto al máximo punto de potencia y una variación inicial del ciclo de trabajo.

Tal método se puede expresar en las siguientes ecuaciones:

$$P_k = V_k I_k \quad (4.1)$$

$$e_k = \frac{P_k - P_{k-1}}{I_k - I_{k-1}} \quad (4.2)$$

$$\Delta e_k = e_i - e_{i-1} \quad (4.3)$$

donde:

P_k [=] Potencia de entrada al convertidor capturada en la muestra k.

V_k [=] Tensión de entrada al convertidor capturada en la muestra k.

I_k [=] Corriente de entrada al convertidor capturada en la muestra k.

e_k [=] Error medido con respecto al punto máximo de potencia.

Δe_k [=] Diferencia de error o cambio de error.

La técnica consiste en una modificación de la MPPT P&O, con la ventaja de ser más sensible a los cambios abruptos de potencia en la fuente de entrada, en comparación al método de P&O tradicional, donde el cambio del ciclo de trabajo sería gradual. Durante cada periodo de muestreo, el controlador difuso cambia el ciclo de trabajo a un valor fijo, esto con respecto a un conjunto de funciones de pertenencia, las cuales se muestran en las figuras 4.1 a 4.3, con base en el conocimiento empírico del funcionamiento del convertidor cd-cd.

Esta base de conocimiento, es reflejada en el controlador por medio de una matriz de reglas, estas definirán el comportamiento del controlador a las diferentes entradas del mismo, tal como se muestra en la tabla 4.1.

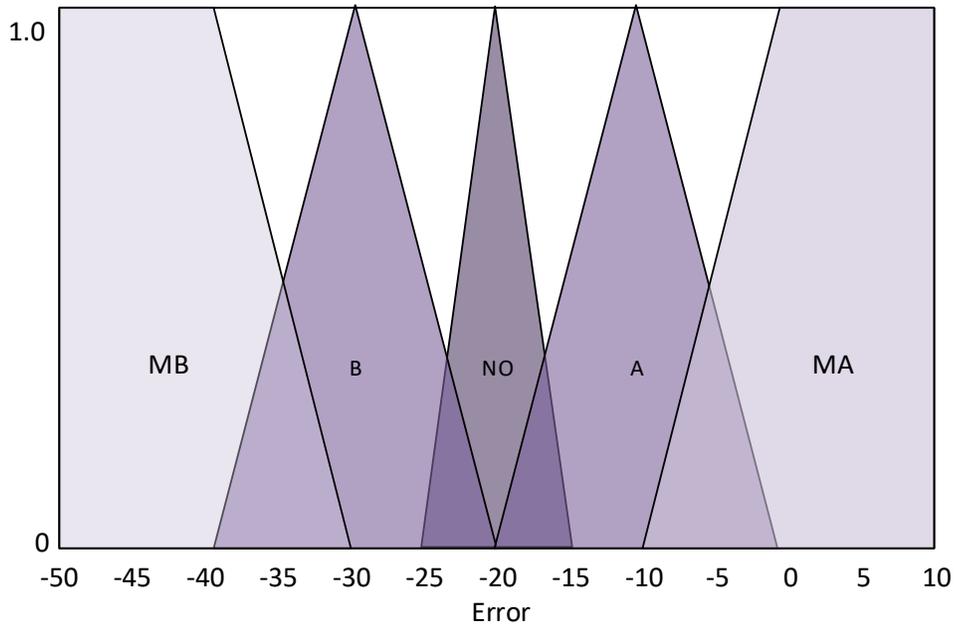


Fig. 4.1 Funciones de pertenencia para el error.

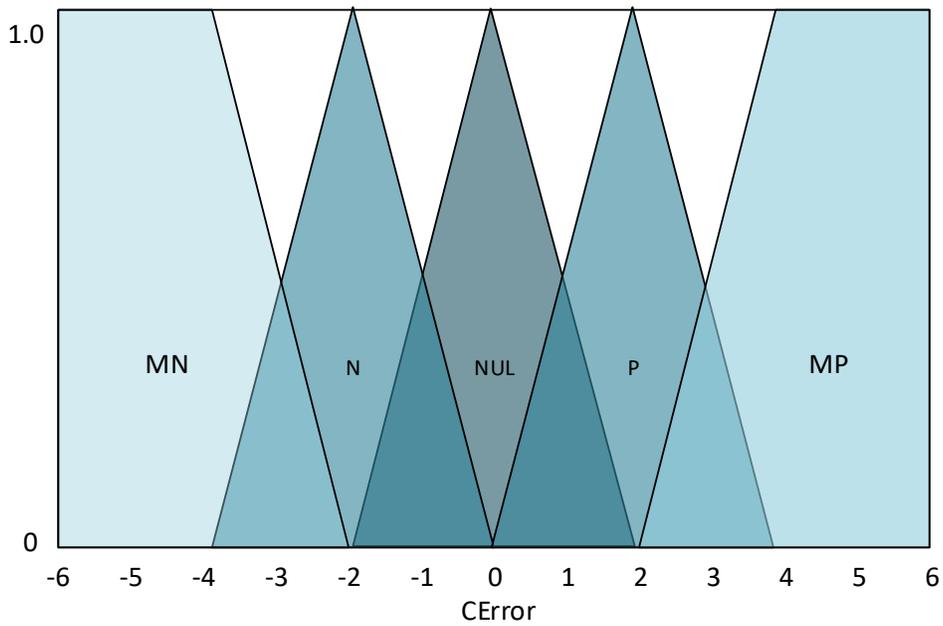


Fig. 4.2 Funciones de pertenencia para el cambio de error.

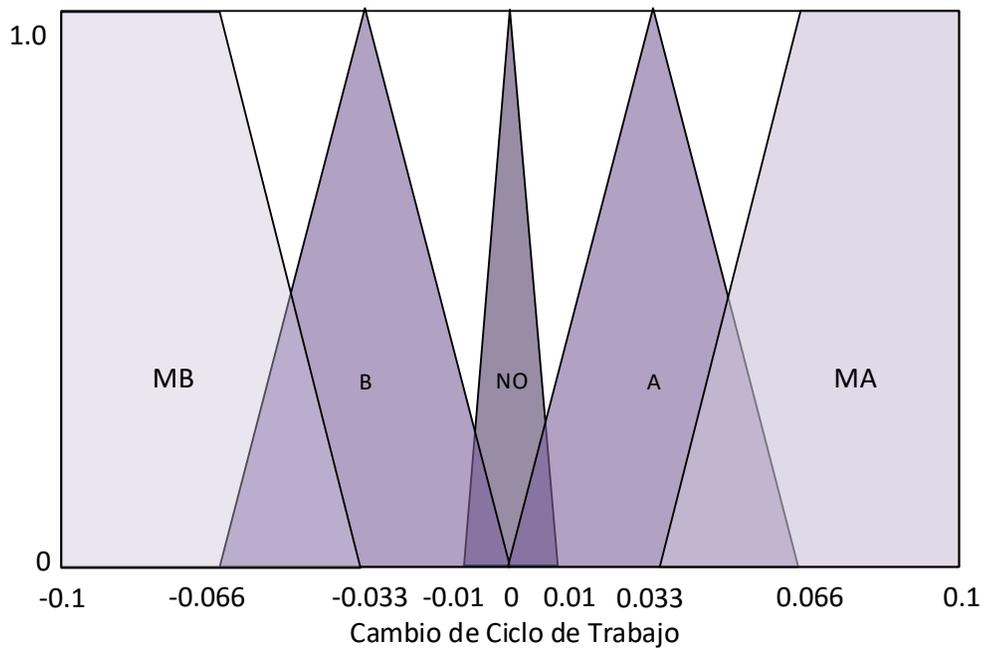


Fig. 4.3 Funciones de pertenencia para el cambio de ciclo de trabajo.

Tabla 4.1 Matriz de reglas difusas.

Error \ CError	MN	N	NUL	P	MP
MB	MA	A	A	A	A
B	MA	A	A	A	A
N	A	A	NO	B	B
A	MB	MB	B	B	B
MA	MB	MB	B	B	B

En las funciones se tiene como adjetivos descriptivos las siglas MN, N, NUL, P y MP, que significan Muy Negativo, Negativo, Nulo, Positivo y Muy Positivo respectivamente, de igual forma están las siglas MB, B, NO, A y MA, cuyo significado es Muy Bajo, Bajo, Nulo, Alto y Muy Alto respectivamente.

La descripción de las funciones, las reglas y la exportación del algoritmo en C del controlador son diseñadas en el software libre XFuzzy, desarrollado por el Instituto de Microelectrónica de Sevilla a partir de 1992, cuya actualización más reciente data del 2017, basado en la plataforma Java. Este al ser software libre, no requiere la compra de licencias ni descargas de prueba que limiten su funcionalidad, tal como el caso de Matlab. Aunque no sea del todo intuitivo, la descripción del controlador en sí culmina en pocos pasos, de manera rápida y sin consumo de recursos, lo que lo hace útil para sistemas de bajo rendimiento en caso de necesitar modificar las funciones de pertenencia y sus límites [47].

Para observar y analizar el comportamiento del controlador difuso, se muestra en las figuras 4.4 y 4.5 una gráfica de tres ejes: cambio de error (CE), error (ERR) y cambio del ciclo de trabajo (CD).

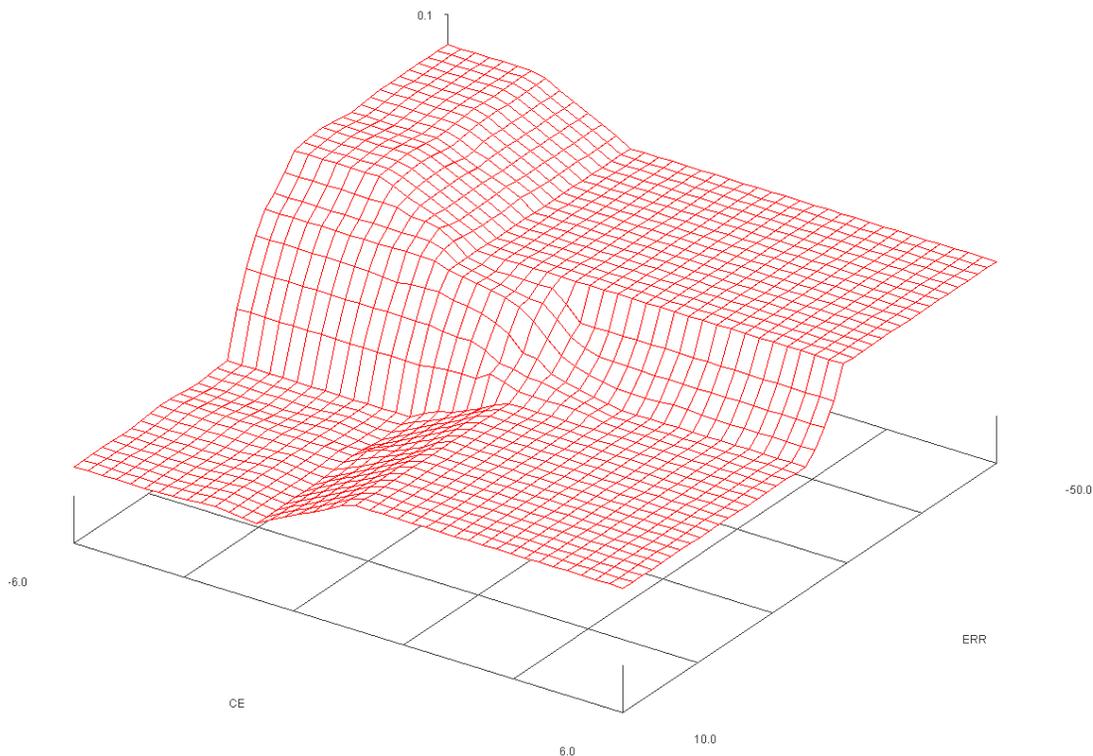


Fig. 4.4 Gráfica de tres ejes que muestra la salida del controlador (CD) con respecto a los cambios de error y el error inmediato.

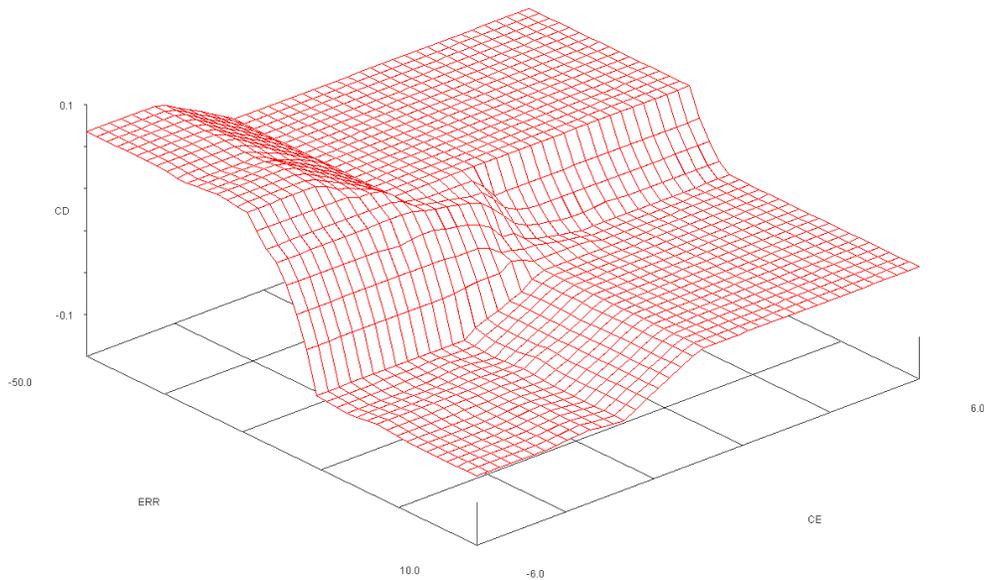


Fig. 4.5 Gráfica de tres ejes que muestra la salida del controlador (CD) con respecto a los cambios de error y el error inmediato (rotada 90 grados con respecto al eje de CD).

4.3 Plataforma programable

En principio, cualquier microcontrolador de 8, 16 o 32 bits con un mínimo de dos entradas analógicas con un ADC (Convertidor Analógico-Digital, por sus siglas en inglés) de 8, 10 o 12 bits, una salida digital dedicada para PWM (o generado por software) con resolución de mínimo 8 bits, puede manejar el algoritmo generado por el software al momento de exportar la descripción del controlador. Lo mismo aplica para plataformas reconfigurables tales como los FPGA (Arreglo de Compuertas Reconfigurable, *Field Programmable Gate Array* por sus siglas en inglés) con dos entradas analógicas como las descritas anteriormente.

Para lograr los objetivos de un sistema de cosecha de energía con cierto grado de portabilidad y autonomía, se requiere un microcontrolador de bajo consumo de potencia para mantener la eficiencia lo más alta posible, con respecto al sistema completo.

4.3.1 Microcontrolador de ultra bajo consumo

Tener el control total de un microcontrolador es esencial para aprovechar todas las ventajas que este pueda ofrecer. Para el caso del microcontrolador MSP432P401R implementado en la tarjeta de desarrollo de Texas Instruments, es un microcontrolador con la ventaja de ser, como los mismos fabricantes lo llaman, de ultra bajo consumo. Cuenta con un procesador Cortex-M4 con una arquitectura con base en ARMV7-M, y de sus características notables para esta investigación, es que cuenta con un convertidor analógico-digital de 14 bits, temporizadores de 16 y 32 bits y un consumo de corriente de $80 \mu A / MHz$ ($960 \mu A$ en condiciones ideales, por el uso de un reloj de $12 MHz$). De igual manera, se tienen varias opciones para su programación, entre ellas se encuentra una opción de fácil manejo llamada *Energía* y otras de mayor dificultad relativa, *Code Composer Studio* y Keil.

El IDE de Energía es similar al conocido IDE de Arduino, con mayor soporte a los microcontroladores MSP430 y limitando algunas funciones para el MSP432. Estas limitaciones están más ligadas al control de funciones específicas tal como la frecuencia de las salidas PWM. Por ello se opta la utilización de IDE más profesionales, pero menos intuitivos.

4.3.2 Firmware para el microcontrolador MSP432P401R

Existe la premisa de que los kits de desarrollo didácticos son todo, menos didácticos. Las librerías de manejo de puertos, contadores, comunicación, etc., requieren una inversión de tiempo elevada para lograr entender al cien por ciento el funcionamiento de las instrucciones, orden de declaración y los correctos argumentos de función. Aun cuando existe una comunidad en línea alrededor de estas plataformas para solventar problemas, se requiere cierto nivel de experiencia en estas, pues ni los ejemplos dados por la misma empresa dejan en claro al usuario promedio el cómo funciona su microcontrolador.

Es por ello que el desarrollo de un firmware, con base en el manejo de registros para generar *drivers* y capas de abstracción, como se observa en la Fig. 4.6, es una opción algo pesada pero viable si se requiere conocer con exactitud qué se está

haciendo y cómo, así mismo genera una capacidad de portabilidad mayor, funciones fáciles de manejar y una documentación breve dentro de las librerías, para una rápida implementación de cualquier tarea que se requiere realizar dentro de la plataforma, esto sin limitar sus funciones.

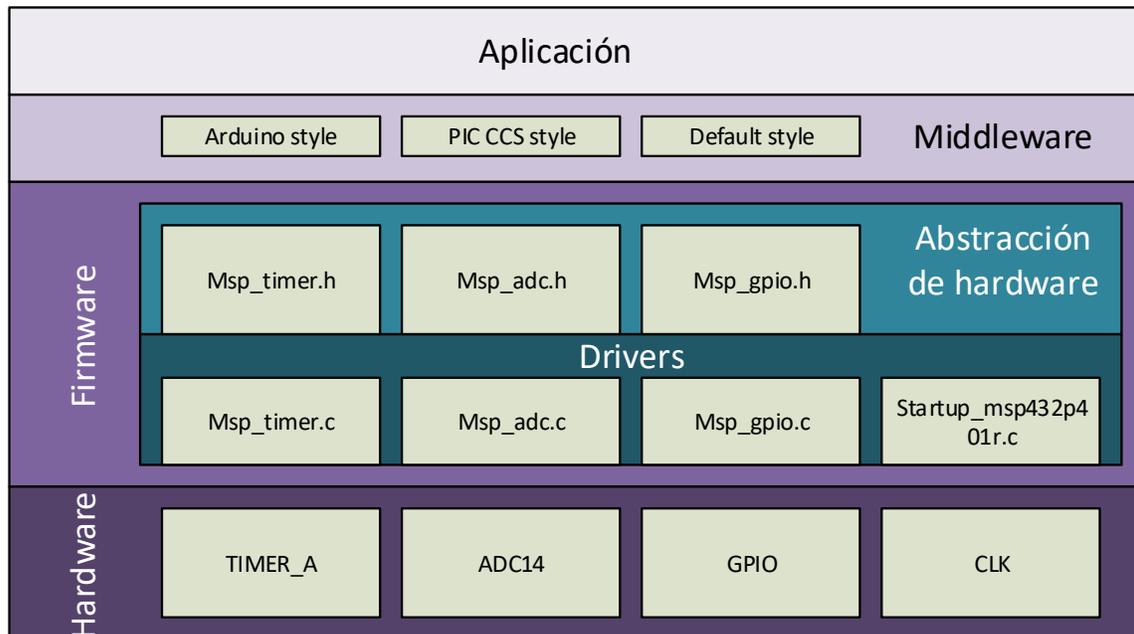


Fig. 4.6 Capas de abstracción del sistema embebido aplicado a la tarjeta de desarrollo.

4.3.2.1 Driver para el temporizador/contador TIMER A

El primer aspecto desarrollado fue el controlador del temporizador de 16 bits, el Timer A, pues este tiene la opción de generarnos señales moduladas por ancho de pulso (PWM) gracias a los múltiples comparadores integrados; por cada comparador se tiene una salida. Es el módulo más importante ya que se requiere una señal PWM para el funcionamiento básico del convertidor conmutado propuesto.

Para lograr los 100 *kHz* deseados en la señal PWM, es necesario conocer la fuente del reloj del microcontrolador. Afortunadamente, el IDE CCS al generar un proyecto en blanco incluye una librería de configuración de reloj e interrupciones bastante sencilla de aplicar. Las posibles frecuencias a manejar son: 1.5, 3, 12, 24 y 48 *MHz*. Por defecto el reloj está configurado en 3 *MHz*, lo que generaría una

frecuencia de 100 *kHz* con una cuenta máxima de 60, siendo esta una resolución muy baja para una señal PWM la cual varía su ciclo de trabajo de >0% a <100%. No obstante, si se configura el reloj a 12 *MHz* el registro CCR del Timer llegaría a 240, otorgando así un mayor rango de ciclo de trabajo para la señal PWM. Dicho valor se calcula con respecto a la ecuación (4.4).

$$f_{timer} = \frac{2 ID CLK}{CCR_0} = \frac{2 (1)(12 MHz)}{240} = 100 kHz \quad (4.4)$$

4.3.2.2 *Driver* para el convertidor analógico-digital (ADC)

Otro módulo importante es el controlador del ADC, utilizado para medir valores de tensión y corriente, tanto de entrada como de salida. Las funciones de este módulo están con base en las mostradas dentro de los diversos IDE como: PIC CCS, HI-TECH C18 y Arduino.

Cuenta con funciones por defecto, tales como `readAnalog()` de Arduino, el cual inicia el ADC con una configuración por default para una lectura rápida del pin seleccionado, sólo si se define `ARDUINO_STYLE`. Para mayor control, se implementan las funciones `adc_sread()`, lectura simple del ADC y `adc_aread()`, lectura avanzada del ADC, las cuales requieren una configuración previa por parte del programador dentro de estructuras como `adc_config` (configuración básica del registro CTL0) y `adc_aconfig` (configuración avanzada del mismo registro CTL0), y son inicializadas por `adc_init()`.

4.3.2.3 *Driver* para los puertos de uso general de entrada y salida (GPIO)

Este archivo contiene las funciones básicas para el control de los diversos puertos, que se encuentran en marcados en la tarjeta de desarrollo. Aunque en la tarjeta no tenga todos los puertos disponibles, el *driver* tiene la capacidad de inicializar aquellos puertos faltantes en caso de que se requiera.

Dicha inicialización consiste en indicar al procesador, vía registros de configuración, qué puertos serán utilizados en el programa y cómo serán utilizados.

Inicia con definir el puerto, el pin a utilizar y la función especial dentro del argumento de `pin_function()`, cuyas funciones están definidas en la siguiente tabla.

Tabla 4.2 Variantes para inicialización de función de un pin.

Argumento	Descripción
GENERAL	Función por defecto de todos los pines, se utiliza para modos de entrada y salida digitales.
PRIMARY	Función primaria del pin, usualmente para salidas de PWM.
SECONDARY	Función secundaria del pin seleccionado, varía dependiendo del puerto.
TERTIARY	Tercera función de un pin, usualmente para activar las entradas de algún canal de ADC.

Una vez configuradas las funciones de los pines, se procede a modificar los registros de modos de uso de dichos pines, para facilitar esto, se cuenta con las funciones `pin_mode()` y `pull_pin()`, las cuales indican si el pin seleccionado será para entrada o salida, y si tendrá habilitadas las resistencias de *pullup* o *pulldown*.

4.4 Máquina de estados finita

Una manera metodológica para llevar a cabo el buen funcionamiento del controlador, agregar funciones a futuro si se requiere o analizar su comportamiento en caso de depuración de errores, es con el uso de una máquina de estados finita (o FSM, por sus siglas en inglés *Finite State Machine*). Sin ahondar en tantos detalles, existen dos tipos de FSM: tipo Moore, cuya salida depende del estado en el que se encuentre y tipo Mealy, cuya salida depende de la entrada directa y del estado anterior. Dicha máquina de estado, tipo Moore, cuenta con un total de seis estados, uno de ellos de espera, como se muestra en la Fig. 4.7. Los primeros tres estados (E0 – E2) son de adquisición de muestras y guardado de las mismas, el cuarto estado (E3) se realiza el cálculo de las variables de entrada pertinentes al controlador difuso.

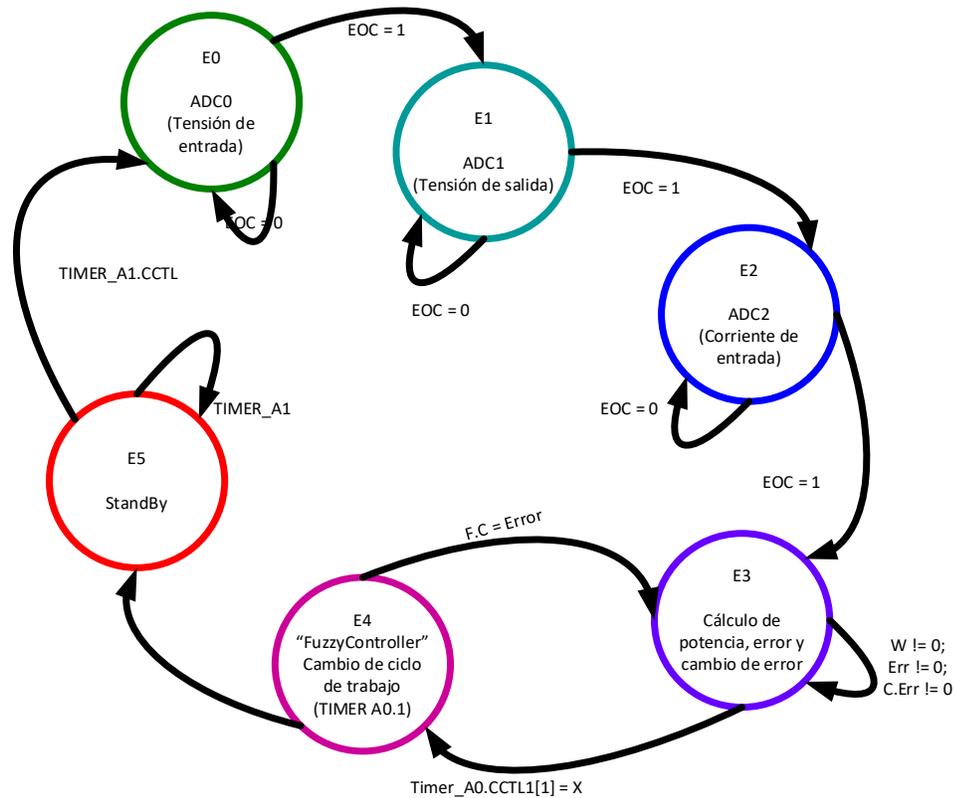


Fig. 4.7 Esquema propuesto para la FSM programada en el microcontrolador MSP432.

Para el quinto estado (E4), entra la función generada por el software X-Fuzzy, con las variables de entradas anteriormente calculadas, para así obtener un dato entero positivo o negativo, que definirá la cantidad a sumar o restar al valor del registro de límite del TIMER_A0. Este cambio en el registro del límite de cuenta, modificara el ciclo de trabajo del PWM aplicado al transistor principal de conmutación.

El sexto y último estado, define el tiempo de muestreo del controlador difuso a un segundo. Debido a que el tiempo de adquisición de muestras del ADC es relativamente corto en comparación con el tiempo de espera, se puede asumir que el tiempo de muestreo es un segundo completo.

El método MPPT en conjunto con el algoritmo de FSM y las configuraciones de la tarjeta MSP432, resultan en un óptimo sistema de control para su uso en circuitos de baja potencia. Además de ser completamente modificables por el usuario, gracias a la implementación del firmware personalizado

CAPÍTULO V. RESULTADOS

La investigación culmina en los siguientes resultados, donde se emplea el uso de modelos SPICE con el simulador Capture ORCAD Pspice, para obtener la respuesta del circuito lo más cercano a lo real.

Luego de realizar los análisis pertinentes de la topología, se define el esquema final del convertidor para su simulación, el cual se muestra en la Fig. 5.1.

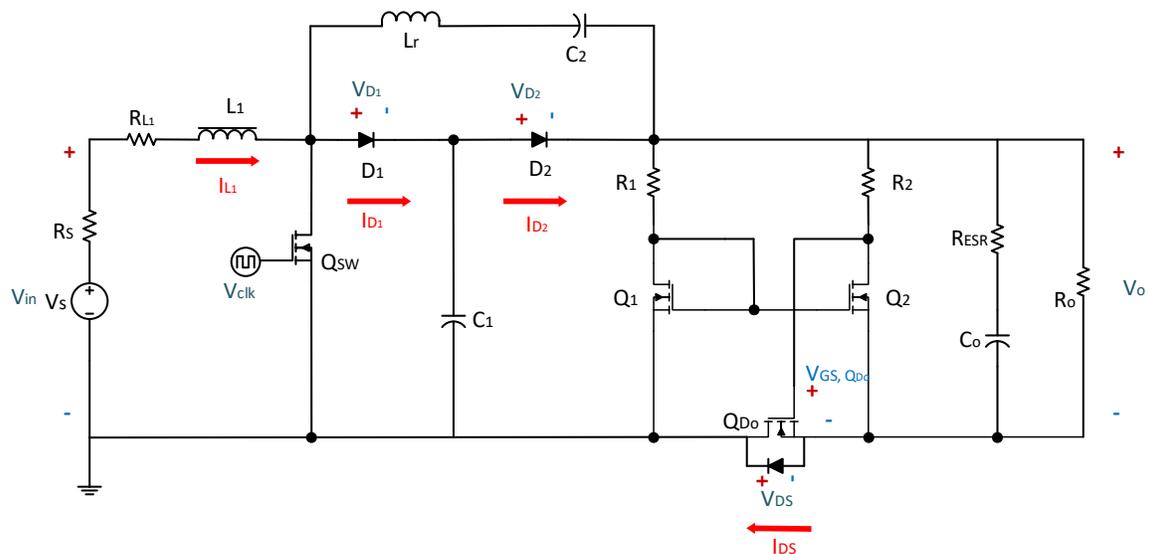


Fig. 5.1 Esquema del convertidor utilizado para obtener resultados de simulación.

Debido a problemas generados por la falta de poder de procesamiento, las simulaciones realizadas para obtención de eficiencia se limitaron al convertidor con los elementos mostrados en la Fig. 5.1. Al simular supercapacitores y el uso de modelos SPICE, se generaron problemas de convergencia de valores en los diferentes transistores, llevando tiempos de simulación de hasta 3 a 5 horas para obtener la tensión deseada en el supercapacitor.

Los dispositivos utilizados dentro de la simulación se encuentran dentro de la siguiente tabla.

Tabla 5.1 Descripción y valores de componentes para la simulación.

Componente	Descripción	Valor
R_S	Resistencia interna de la fuente V_S	40 a 60 Ω
R_{L_1}	Resistencia parasita interna de L_1	0.4 Ω
R_1, R_2	Resistencia de <i>drain</i> para el comparador	50 k Ω
R_{ESR}	Resistencia parasita serie de C_o	0.1 Ω
R_o	Resistencia de salida	1 k Ω
L_1	Inductor de entrada	220 μH
L_r	Inductor para resonancia	2 μH
C_1, C_2	Capacitores de la VMC	0.1 μF
C_o	Capacitor de salida	100 μF
Q_1, Q_2, Q_{SW}, Q_{Do}	Transistores SI1902DL	
D_1, D_2	Diodos de alta velocidad 1N4148	$V_f = 0.8$ V
V_{in}	Fuente de entrada	6 V
V_{CLK}	Señal de reloj	100 kHz, C.T = 50%

5.1 Resultados de simulación

La simulación se realizó, como se menciona anteriormente, con el software de diseño electrónico Capture de Orcad Pspice, utilizando los modelos SPICE del transistor SI1902DL directamente del fabricante y los componentes antes mostrados en la Tabla 5.1, todo ello con un ciclo de trabajo del 50% para propósitos meramente demostrativos de las formas de onda. Se ha dividido esta sección en las tres principales secciones del convertidor, las cuales se nombran a continuación:

- Sección *Boost*: Comprende la sección del inductor principal, L_1 , y el transistor de conmutación o transistor principal, Q_{SW} .

- Sección VMC: Esta parte del convertidor la integra la celda multiplicadora de tensión (*Voltage Multiplier Cell*, por sus siglas en inglés).
- Sección VMC-Diodo: Donde se analiza el comportamiento del diodo activo dentro del circuito
- Sección de salida: Se visualiza el comportamiento en simulación de la salida del convertidor, en este caso la resistencia de carga y el capacitor de salida.

En cada sección, las simulaciones están con base en el circuito en lazo abierto.

Las figuras están contrastadas junto a la señal de reloj aplicada a Q_{SW} , para así tener una referencia más visual del comportamiento del circuito dentro de un intervalo de simulación de 100 *ms*.

5.1.1 Sección *Boost*

Esta sección corresponde al bloque de entrada de tensión, V_{in} , el inductor principal, L_1 , y el transistor Q_{SW} responsable de la conmutación del circuito. En la Fig. 5.2 se puede observar el parecido de esta sección, con un circuito convertidor cd-cd tipo *Boost*.

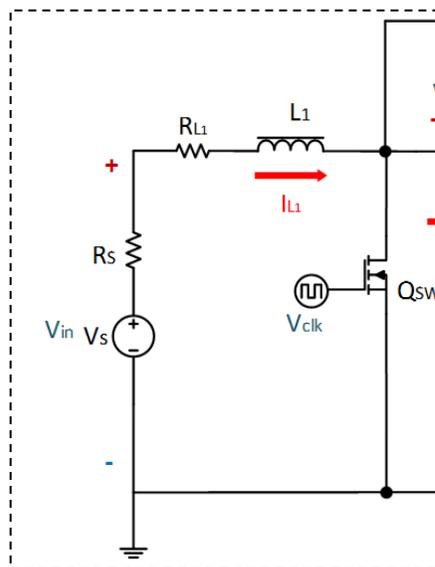


Fig. 5.2 Recorte del circuito, correspondiente a la sección *Boost*.

Se muestra a continuación, los resultados de las primeras simulaciones. En la Fig. 5.3 se observa la forma de onda resultante de la corriente del inductor principal, L_1 , en comparación con la señal de tren de pulsos y en la Fig. 5.4 la corriente en el transistor principal, Q_{SW} .

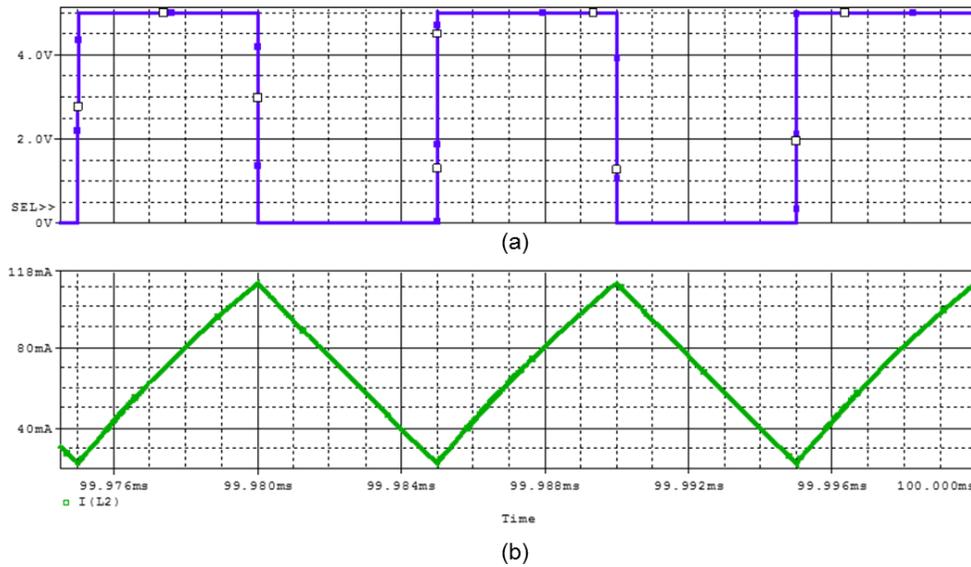


Fig. 5.3 Formas de onda obtenidas en simulación: a) señal de tren de pulsos del PWM como referencia y b) señal de la corriente a través del inductor L_1 .

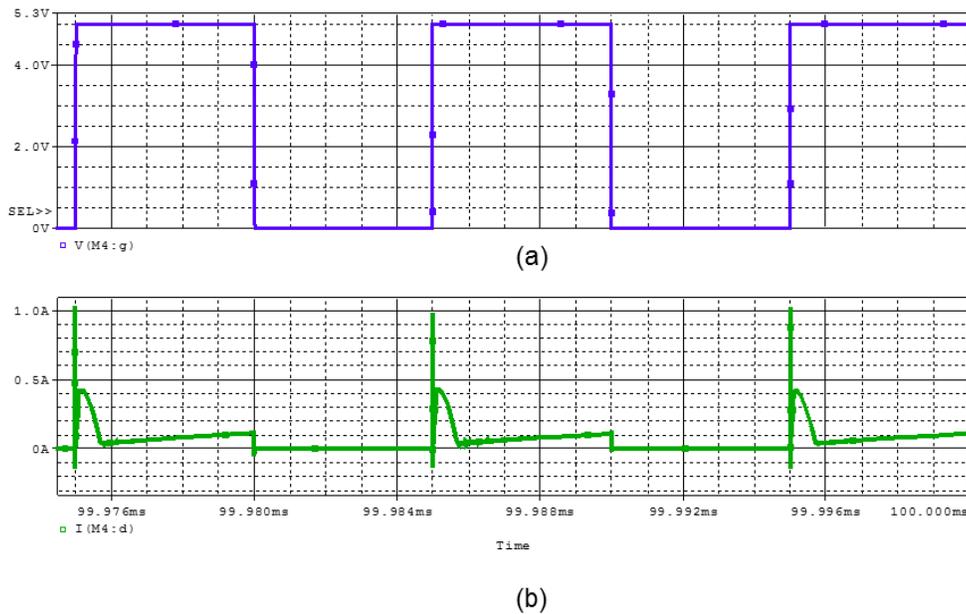


Fig. 5.4 Formas de onda obtenidas en simulación: a) señal del PWM como referencia y b) señal de la corriente a través del transistor Q_{SW} .

Se puede notar fácilmente que la forma de onda de la corriente a través del inductor es igual o parecida a la forma de onda de un convertidor *Boost* convencional. A su vez, la forma de onda de la corriente a través de Q_{SW} , presenta una caída cercana a cero, producido por L_r en la VMC, la cual genera un ZCS (por sus siglas en inglés, *Zero-Current Switching*, o Conmutación de cero corrientes).

5.1.2 Sección VMC

Para esta sección, se toma en cuenta las mediciones más importantes dentro del área comprendida por la VMC del convertidor. Tales mediciones son: la corriente de los diodos D_1 y D_2 , el inductor de resonancia L_r y la tensión en los capacitores C_1 y C_2 que componen la celda, como se muestra en la Fig. 5.5.

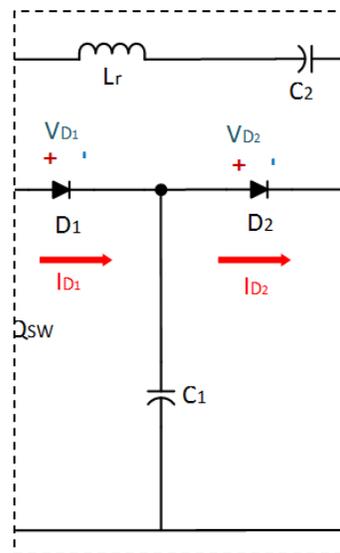


Fig. 5.5 Recorte del circuito, correspondiente a la sección VMC.

El análisis de estas formas de onda, otorgan una visión más clara del funcionamiento de la VMC en el convertidor cd-cd, señalada en el capítulo III. Como en la Fig. 5.6, se observa que cuando Q_{SW} pasa a un estado de bloqueo (señal morada, $0 V$), la corriente pasa por D_1 , cargando C_1 (Fig. 5.7). Tal comportamiento se definió en el apartado 3.1.

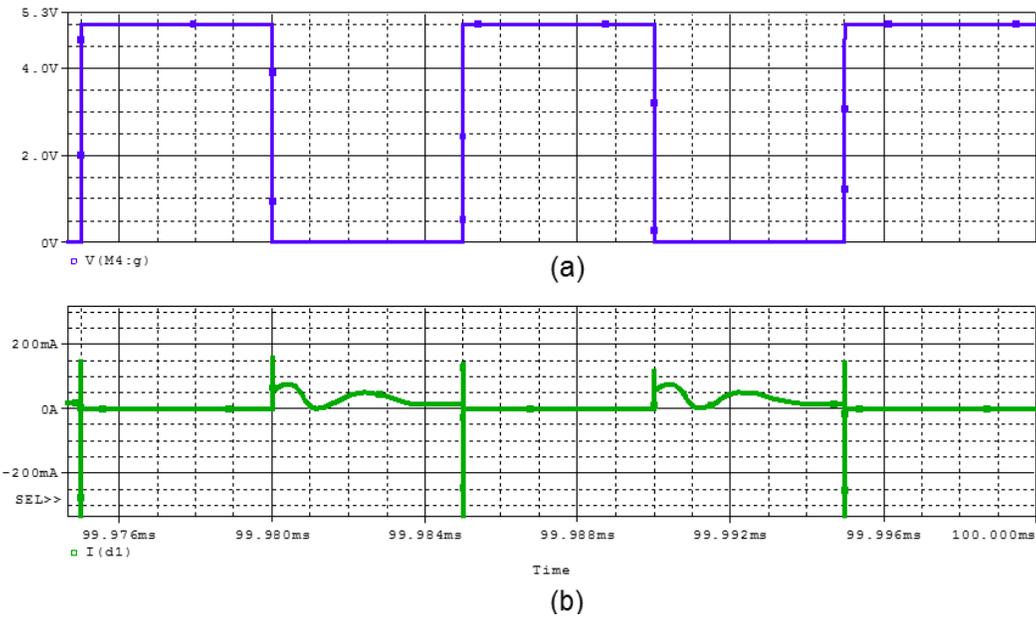


Fig. 5.6 Formas de onda obtenidas en simulación: a) señal PWM aplicada a Q_{SW} para referencia y b) señal de la corriente a través de D_1 .

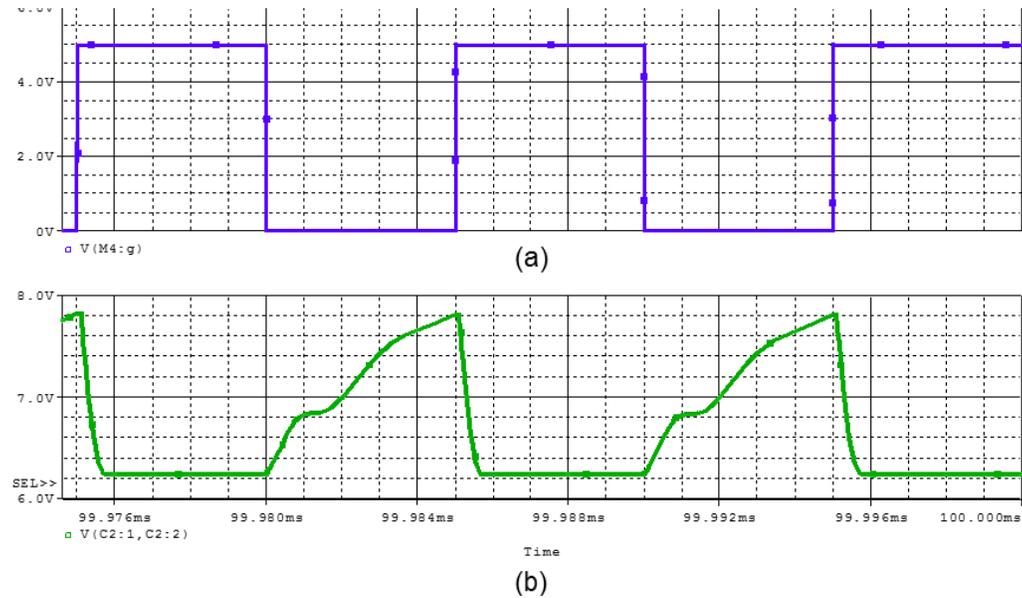


Fig. 5.7 Formas de onda obtenidas en simulación: a) señal PWM aplicada a Q_{SW} para referencia y b) señal de tensión entre terminales de C_1 .

A continuación, se muestran en las Figs. 5.8 y 5.9, las formas de onda de la carga de C_2 y el pico de corriente de D_2 hacia el diodo activo, respectivamente. Nótese que la tensión de C_2 es prácticamente una señal espejo horizontal de la tensión de C_1 ,

estos niveles de tensión se suman y descargan hacia C_o , elevando la tensión de salida, resultando en el efecto de la VMC en el convertidor *Boost*.

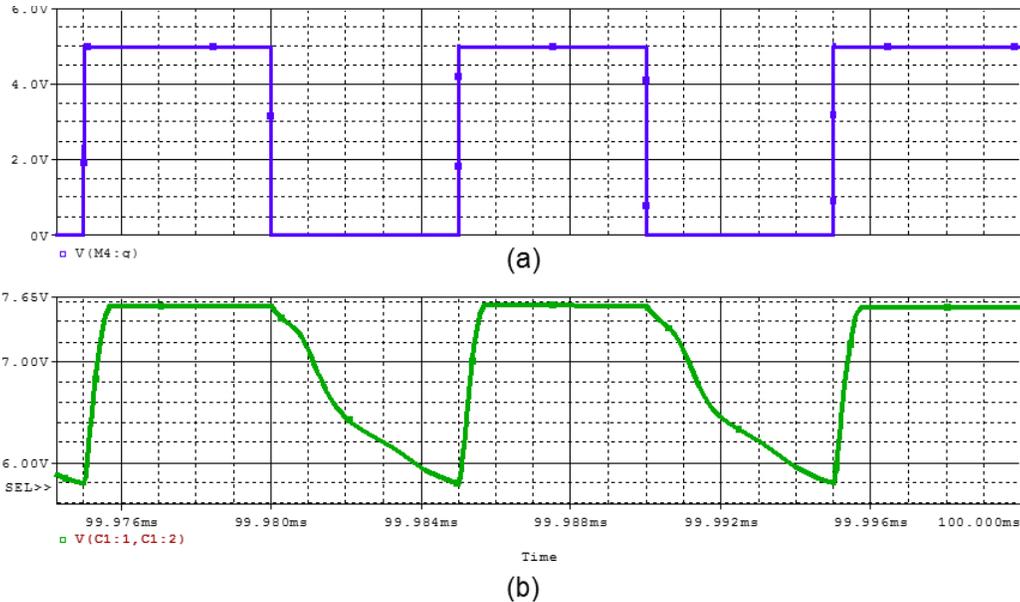


Fig. 5.8 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a Q_{SW} para referencia y b) señal de tensión entre terminales de C_2 .

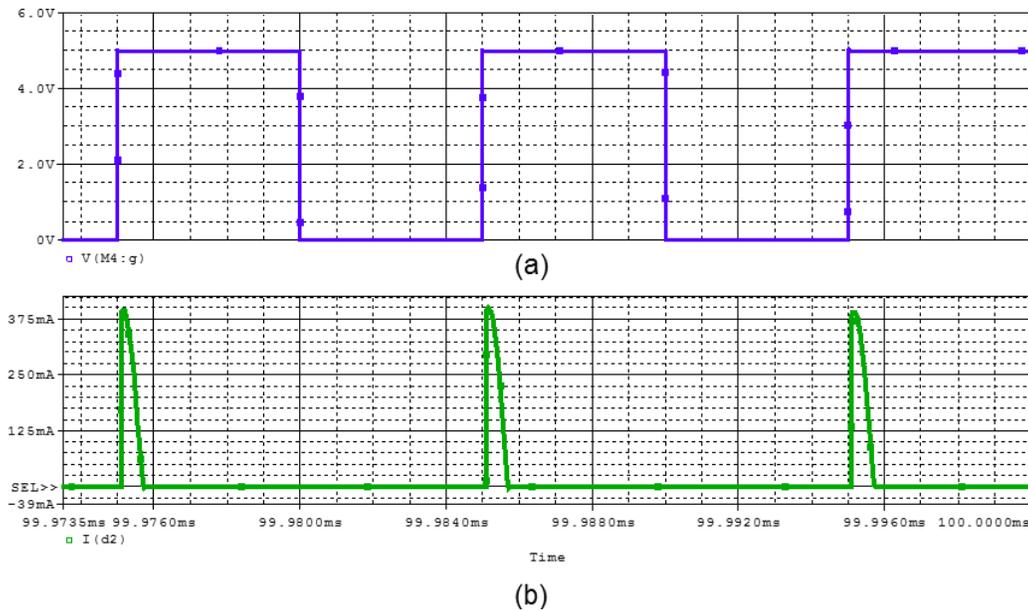


Fig. 5.9 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a Q_{SW} para referencia y b) señal de la corriente a través de D_2 .

En el caso de la corriente a través de L_r , en la Fig. 5.10, tiene como propósito generar el efecto ZCS en el transistor Q_{SW} , pero también genera una oscilación en la corriente de D_1 y en la tensión inversa en el diodo activo Q_{D0} .

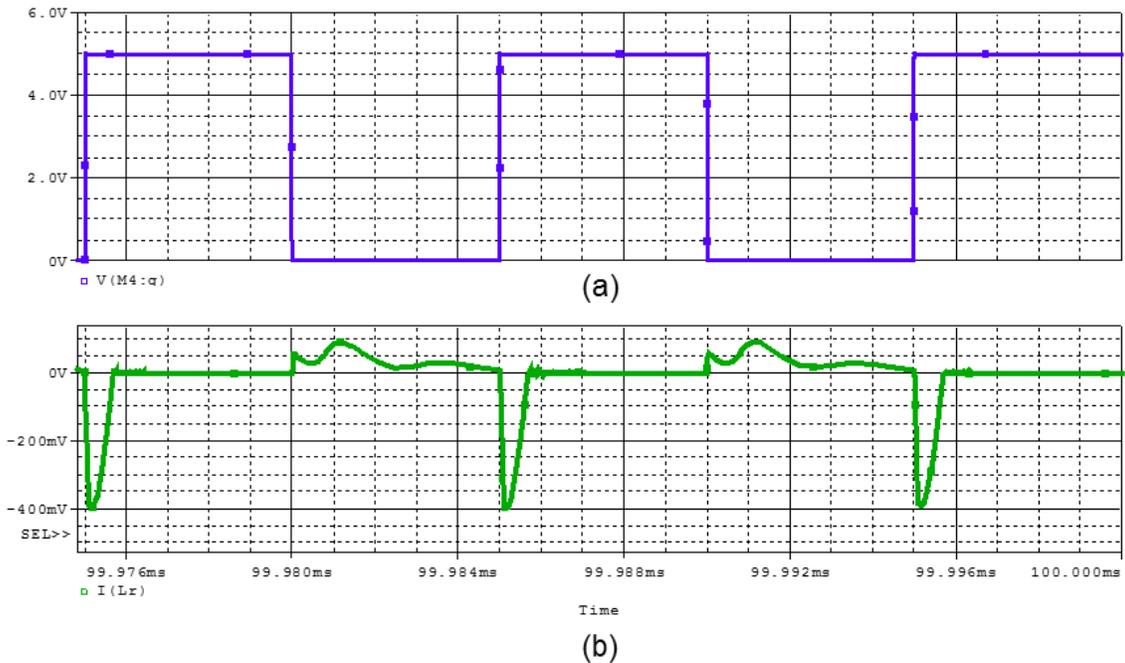


Fig. 5.10 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a Q_{SW} para referencia y b) señal de la corriente a través de L_r .

5.1.3 Sección VMC-Diodo

El módulo de diodo activo, mostrado en la Fig. 5.11, funciona sólo si los umbrales de *gate* de los transistores son superados, por lo que está colocado de tal forma que, para poder lograr una conmutación efectiva y una caída de tensión menor a la de un diodo común (0.6 a 0.4 V), este utiliza la tensión de salida del convertidor para generar una tensión de *gate* suficientemente alta.

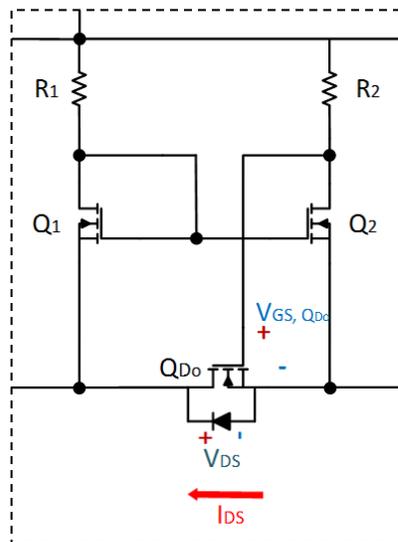


Fig. 5.11 Recorte del circuito correspondiente a la sección de VMC-Diodo activo.

La desventaja de aplicar el diodo activo de esta forma, es el hecho de que ahora la salida está flotada del negativo de la fuente, la cual dependerá de la caída de tensión entre *drain* y *source*. Su función, como se ha explicado en el capítulo III, es igual que la de un diodo común, únicamente con un enfoque referenciado a un riel positivo común.

Se muestra a continuación, la tensión aplicada al *gate* de Q_{Do} , con respecto al tren de pulsos del PWM, en la Fig. 5.12. El modelo del transistor Q_{Do} , corresponde a una tensión de umbral de 1.5 V , a partir de ese nivel de tensión, el canal del transistor conduce, así mismo reduciendo la tensión de caída, se observa en la Fig. 5.13, como se activa el transistor y cae la tensión de caída, de una tensión entre terminales de 0.45 V hasta llegar a niveles de tensión entre 0.1 V y 0.05 V .

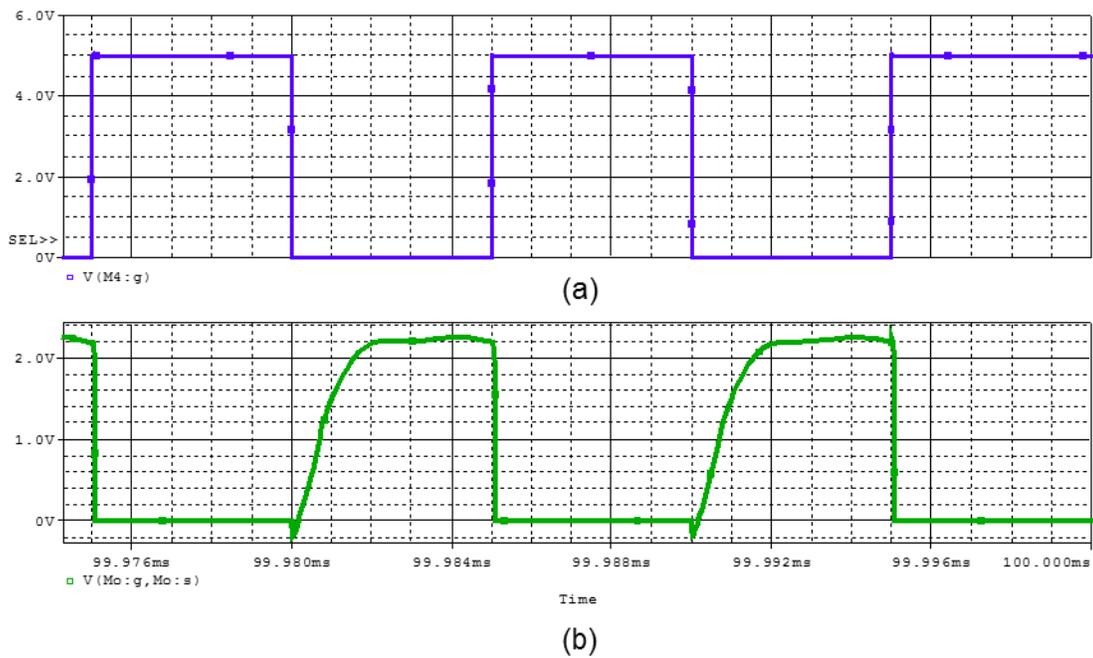


Fig. 5.12 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a Q_{SW} para referencia y b) señal de tensión aplicada a la compuerta (*gate*) del transistor Q_{D0} del diodo activo.

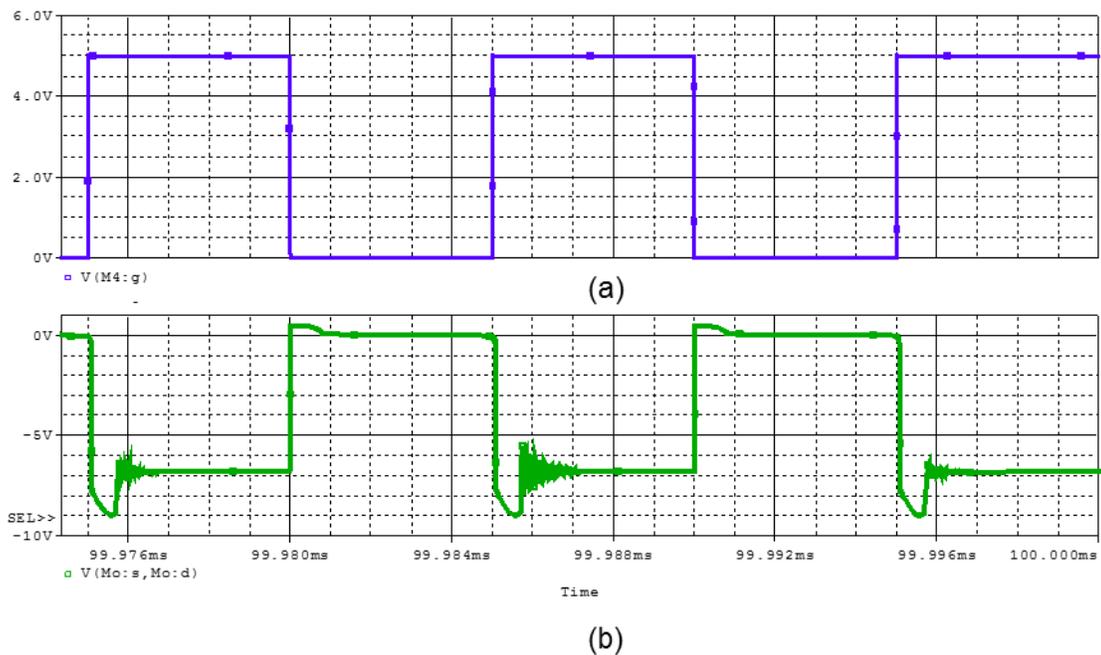


Fig. 5.13 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a Q_{SW} para referencia y b) señal de la caída de tensión entre las terminales *source-drain*, equivalente a cátodo-ánodo.

5.1.4 Sección de salida

Aunque el tiempo de simulación es relativamente corto, como para asegurar valores fijos como resultados, son útiles para dar una idea del rango de resultados que se esperarían al momento de realizar el prototipo del mismo circuito.

En las Figs. 5.14 y 5.15, se hace muestra de esto mismo, como la tensión de salida aún parecería aumentar de nivel aún después de los 100 ms de simulación, por lo que se puede estipular un rango empírico de salida esperado, tomando en cuenta elementos parásitos. Con respecto a la ecuación 3.11, la cual genera un resultado de una tensión de salida a 18 V ideales, el nivel de tensión obtenido a los 100 ms de la simulación que se muestra en la Fig. 5.14 de manera comprimida, puede interpolarse dicha señal de salida en simulación, definiendo una señal de tensión de 14.5 V a 17 V .

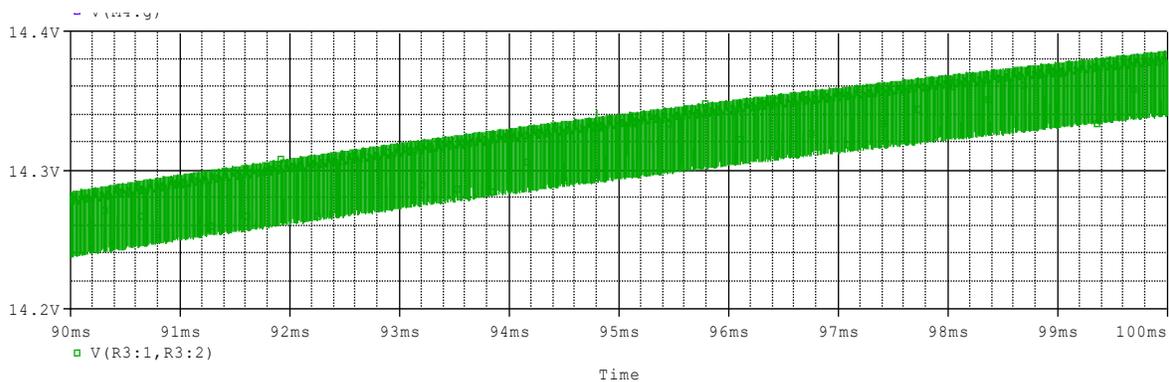


Fig. 5.14 Forma de onda de la señal de salida del convertidor, reflejada en C_0 y R_L .

Si en la simulación se aplicarán los modelos de los capacitores, inductores y diodos del fabricante en específico, así como sus elementos parásitos tanto de dichos componentes, como del ambiente de desarrollo (tablillas, cables, pines, etc), los resultados reflejados, variarían aún más, pero teniendo un grado mayor de fiabilidad.

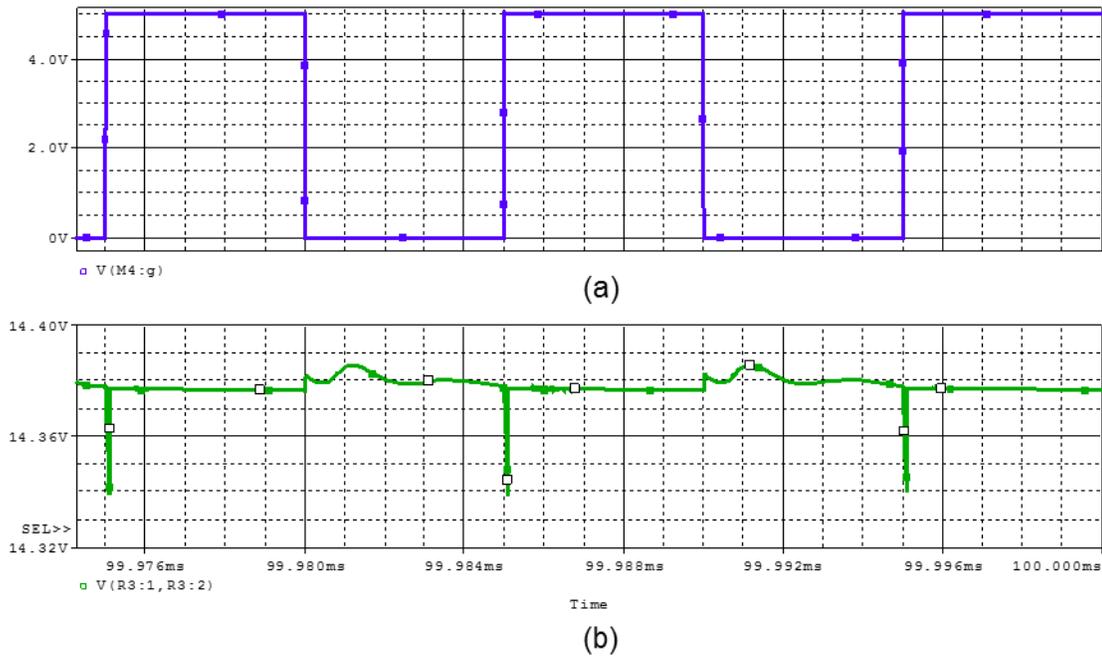


Fig. 5.15 Formas de ondas obtenidas en simulación: a) señal PWM aplicada a Q_{SW} para referencia y b) señal de tensión de salida.

5.2 Resultados experimentales en laboratorio

Luego de analizar los resultados de simulación, donde claramente se ve una idealidad en la mayoría de las señales, es necesario ver el comportamiento básico del convertidor para su puesta a prueba en campo. Cuando de prototipos se trata, se esperan señales y niveles de tensión o corriente ligeramente distintos a los simulados, en el caso de un ambiente controlado, usualmente con dispositivos THT (Tecnología de Orificios Pasantes, por sus siglas en inglés *Through-Hole Technology*).

Para el caso de SMD o SMT, lograr un ambiente controlado es un tanto más complicado, pues desde el diseño de los circuitos impresos, estos pueden generar fenómenos parásitos que modifican los valores de salida si no son diseñados correctamente, con el equipo correcto.

Por cuestiones prácticas, la forma de segmentar el circuito para obtener todas las mediciones, no es posible. Se limita la medición de señales, las formas de onda,

a señales de tensión y para el caso de corrientes, dado a que algunos componentes están fijos en un circuito impreso, se limitan a lecturas promedio.

Las pruebas en laboratorio han sido realizadas bajo el esquema de la Fig. 5.16, en lazo abierto al 50% de ciclo de trabajo del PWM, 3.3 V máximo y 0 V mínimo, con diferencia a la simulación, cuya señal de PWM se encuentra en niveles de 5 V a 0 V. Tanto los dispositivos como el material de laboratorio utilizados se encuentran enlistados en la Tabla 5.2.

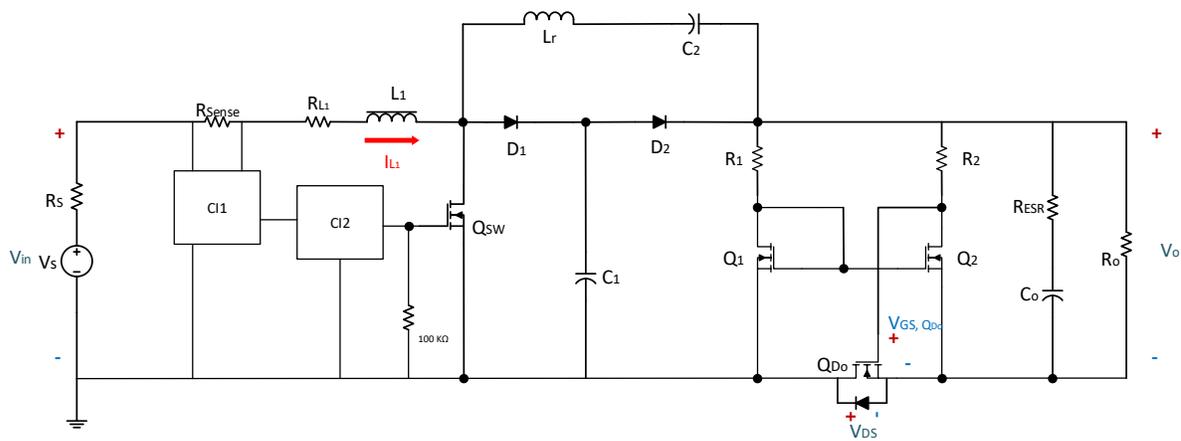


Fig. 5.16 Esquemático para pruebas experimentales en lazo abierto.

Tabla 5.2 Material de componentes pasivos, dispositivos semiconductores y equipo utilizados para la experimentación.

Dispositivo	Descripción	Valor
R_{sense}	Resistencia de sensado de corriente	1 Ω
R_s	Resistencia limitadora de corriente	18.6 Ω
R_1, R_2	Resistencias de <i>drain</i> para el comparador	50 $k\Omega$
R_{L1}	Resistencia parasita de L_1	0.5 Ω
R_L	Resistencia de carga	1 $k\Omega$
C_1, C_2	Capacitores de la VMC	100 nF

Tabla 5.2 (Cont.)

Dispositivo	Descripción	Valor
C_o	Capacitor de salida	100 μF (95.3 μF @120 Hz)
R_{ESR}	Resistencia serie interna de C_o	0.728 Ω @ 120 Hz
L_1	Inductor de entrada ELLCTP221MB	220 μH
L_r	Inductor para resonancia	2 μH
D_1, D_2	Diodos de la VCM	1N4148
CI_1	Medidor de corriente	ZXCT1041E5TA
CI_2	Microcontrolador de baja potencia	MSP432P401R
Q_{SW}, Q_{D_o} y Q_1, Q_2	Transistores duales	SI1902DL-T1-E3
Equipo	Descripción	
Wanptek DPS305U	Fuente de tensión/corriente	
Mastech M9803R	Multímetro de banco	
Fluke 111	Multímetro portatil	
BK Precision 879B	Medidor LCR portatil	
Tektronix 465B	Osciloscopio	

El circuito fue alimentado de tal forma que a la tensión de entrada al inductor fuera igual o parecida a la tensión de salida que tendría con la celda solar, al igual que en la simulación, siendo 6.2 V.

5.2.1 Corriente de entrada

Para lograr las mediciones de corrientes y la captura de su forma de onda, se utilizó una resistencia de 1 Ω , siendo la corriente a través de L_1 , la primera variable a observar.

Se muestra en la Fig. 5.17 dicha forma de onda de corriente, donde se observa los sobreimpulsos causados por el efecto de la transición del tren de pulsos del controlador PWM, aplicado al transistor de conmutación Q_{SW} .

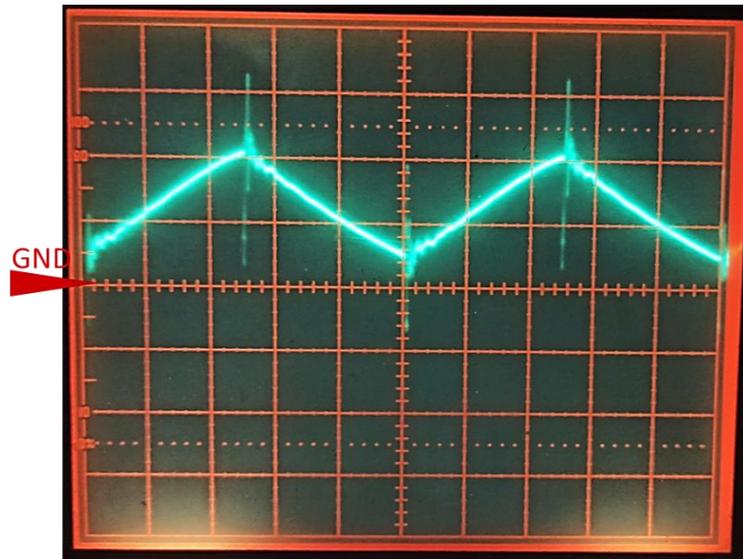


Fig. 5.17 Forma de onda de corriente de entrada, a través de L_1 , a 50 mV/div y $2 \mu\text{s/div}$.

Existe similitud si se compara con la forma de onda de la simulación, con una cresta máxima de 110 mA y un valle de 25 mA , según las mediciones en el osciloscopio, con ello resulta una corriente promedio de 64 mA .

5.2.2 Diodo activo

Comparando la forma de onda de la Fig. 5.18 con aquella obtenida en simulación (Fig. 5.13), se puede observar que el nivel de tensión, cuando el diodo activo (Q_{Do}) está en modo bloqueo inverso, es menor. Logrando un aproximado de -6 V , de ahí se sabe que en la salida se obtendrá una tensión aproximadamente 1 V menor a la obtenida en simulación. También se puede observar que la influencia de la resonancia, efecto de L_r , no está lo suficientemente presente, lo que afecta en cierta manera el resultado en estas pruebas.

No obstante, la caída de tensión en el modo de conducción del diodo activo es la esperada. Con un sobreimpulso de aproximadamente 1.2 V , se estabiliza rápidamente hasta llegar a una tensión máxima de 0.1 V .

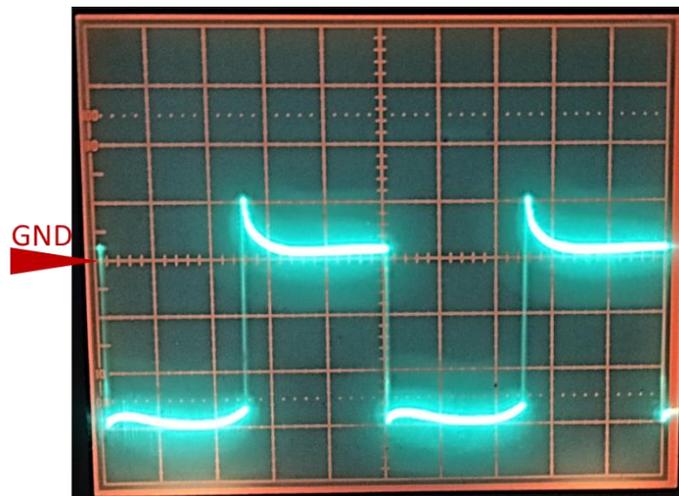


Fig. 5.18 Resultado experimental de la señal de tensión entre las terminales de *source* y *drain* del transistor, Q_{D0} a una escala de 2 V/div y una base de tiempo de $2\text{ }\mu\text{s/div}$.

El hecho de que exista este sobreimpulso, tiene relación con el tiempo de elevación de la tensión en la terminal de compuerta (*gate*) del Q_{D0} por parte del módulo comparador, tal como se muestra en la Fig. 5.19.



Fig. 5.19 Forma de onda de la señal de tensión entre compuerta y fuente (*gate-source*) del transistor Q_{D0} obtenida en experimentación a una escala de 2 V/Div y una base de tiempo de $2\text{ }\mu\text{s/Div}$.

Para el caso de los transistores utilizados, los SI1902DL-T1-E3, según su hoja de datos (ver Anexos, apartado I), la tensión de umbral a superar es de 1 V a 1.5 V , por lo que la salida del convertidor necesita llegar a una tensión tal, que logre activar

el comparador espejo del diodo activo para superar dicho umbral. En las pruebas, se observó que esa tensión de salida mínima oscila alrededor de 2 V a 4 V.

5.2.3 Salida

En las mediciones efectuadas en la salida, la tensión en la carga, R_L , alcanzó una tensión de 14 V a 15 V en promedio, a comparación de la tensión de 14.38 V de la simulación a 100 ms. La forma de onda se muestra completamente llana, por lo que se omite en este caso la imagen de la pantalla del osciloscopio.

Cabe destacar que ahora el circuito está alimentando a un sensor de corriente, una resistencia *shunt* y demás elementos parásitos presentes en el prototipo, excluidos de la simulación, los cuales se discuten con mayor detalle en el siguiente capítulo.

Otra puesta a prueba, bajo las mismas condiciones utilizando una carga R_L de 1 k Ω , se efectuó, pero ahora con los elementos de almacenamiento, los supercapacitores. Con un banco de cuatro supercapacitores, conectados de tal manera que la tensión máxima fuera de 5 V a 10 F, sustituyendo el capacitor de 100 μF , se energizó el convertidor para medir el tiempo de carga de los mismos y observar el comportamiento del diodo activo.

Al alcanzar la tensión de 2.5 V de salida, como se menciona anteriormente, el diodo activo comienza su operación, reduciendo la caída de tensión entre las terminales de *source* y *drain* del transistor Q_D de forma paulatina. Esto debido a que la tensión de *gate* aplicada por el comparador espejo no superaba del todo el umbral de tensión del mismo transistor.

En la medición de tiempo, se logró una carga del banco, hasta un nivel de tensión definida de 4.95 V en 22 minutos y 14 segundos, este tiempo es reducido a 9 minutos al aumentar la resistencia de carga a valores de 10 k Ω a 100 k Ω , dado que no se puede omitir la resistencia de carga debido al acomodo del diodo ideal.

5.3 Resultados experimentales en campo

Dado que el convertidor y el controlador han sido diseñados para su aplicación en campo, con una celda solar, un banco de supercapacitores y, opcionalmente, una carga, se realizaron pruebas a la intemperie. Dichas pruebas, por la naturaleza variable de la energía solar y el medio ambiente, son mediciones promediadas entre 10 y 15 días soleados entre los meses de diciembre del 2021 y los meses enero y febrero del 2022.

El diagrama esquemático para la prueba se muestra en la Fig. 5.20, en la cual se puede observar de mayor tamaño en el apartado II de los Anexos.

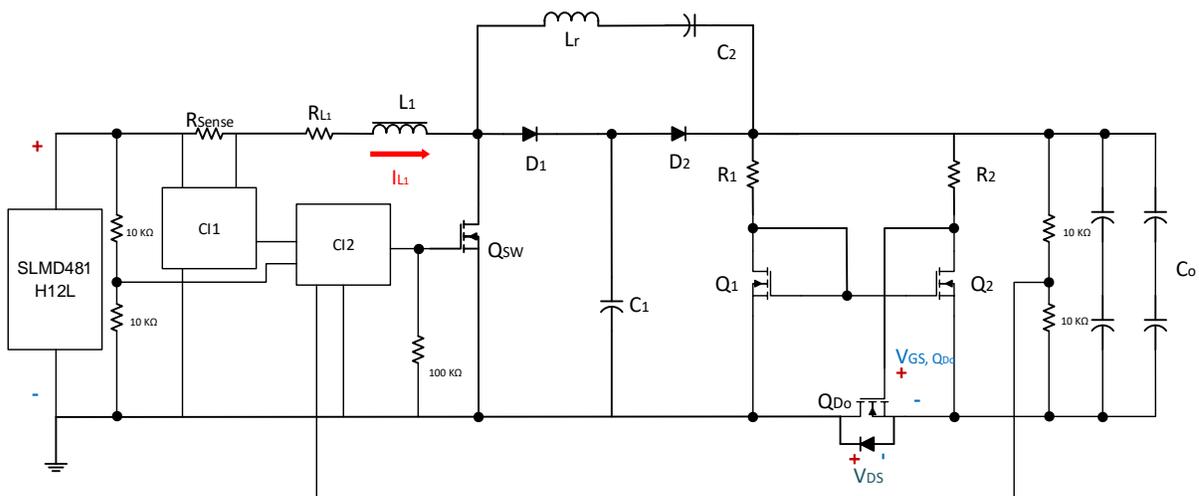


Fig. 5.20 Diagrama esquemático para pruebas con la celda solar, el algoritmo de lógica difusa y el banco de supercapacitores.

5.3.1 Tiempo de carga del banco de supercapacitores

En principio, al iniciar operación del prototipo en condiciones, llámense de vacío a aquel momento en que los supercapacitores cuentan con una tensión entre terminales de menos de $0.1 V$, la programación del controlador tiene como punto inicial aplicar un ciclo de trabajo del 50% en su salida PWM, y cada segundo se aplica una corrección por medio del algoritmo difuso integrado en su programación, pues bien, este tiempo de respuesta da inicio con un 50% de CT (Ciclo de Trabajo) hasta

llegar a un punto de máxima potencia, varía entre 5 segundos a 20 segundos, dependiendo de la irradiancia solar.

Despreciando ese lapso de estabilización, el tiempo de carga entre terminales del banco de supercapacitores (BSC para acortar) dependerá de la potencia suministrada por la o las celdas solares, por ende, dependerá de la irradiancia solar del momento en que se inicie la operación.

Para efectos de demostración visual y cuantitativa, se capturaron las mediciones de tensión entre terminales del banco de supercapacitores, de una capacidad de $10 F$ a una tensión máxima de $5 V$. Dichas mediciones, las cuales se muestran en el gráfico de la Fig. 5.21, se realizaron bajo un ambiente de alta irradiancia, entre las 11 y 13 horas del día, con un promedio de $800 W/m^2$.

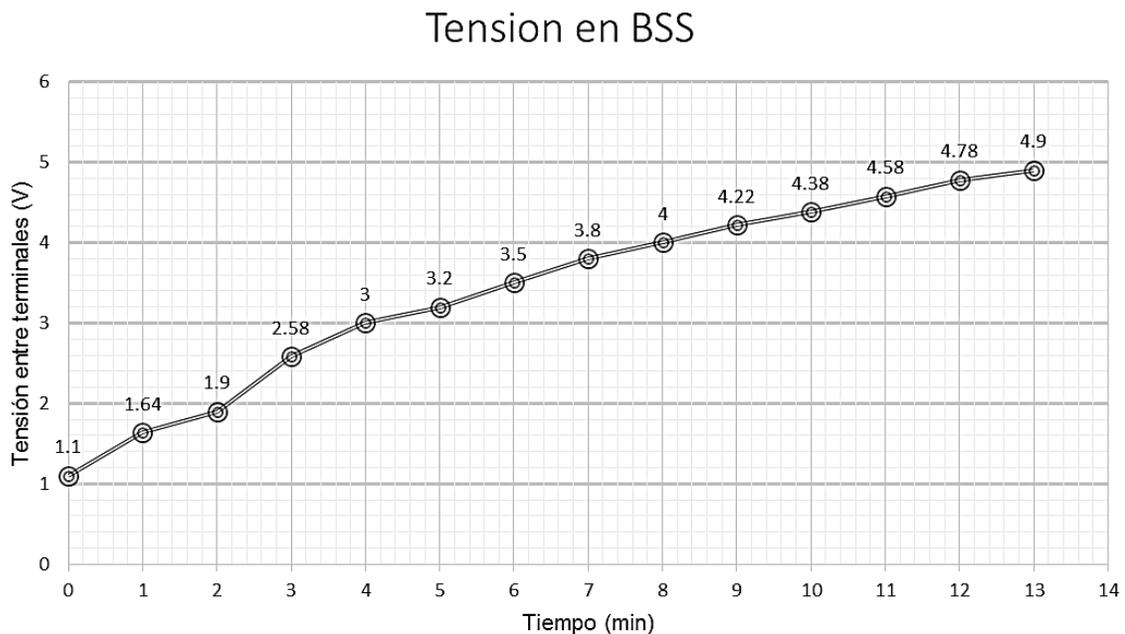


Fig. 5.21 Mediciones de tensión vs tiempo del banco de supercapacitores.

Como se puede observar en la Fig. 5.21, la carga del capacitor durante el tiempo, no es uniforme, esto debido a que, a cierto voltaje en la salida, el diodo activo

tiende a comportarse de diferente forma, comparado con una carga resistiva común, como se explica a continuación.

5.3.2 Comportamiento del diodo activo ante un supercapacitor como carga

Hasta ahora, el circuito ha sido sometido a cargas resistivas, donde la tensión de $V_{GS_{Th}}$ del transistor principal que compone el diodo activo, cumple con su tensión mínima para su funcionamiento en poco tiempo. Pero se observó en el apartado anterior que esto no sucede, ante una carga que supone un alto periodo de espera para que esa tensión de umbral supere el mínimo, el diodo activo no se activa por completo o mengua la eficiencia y funcionamiento del convertidor.

Como se mencionó en el apartado 5.2.2, el diodo activo comienza su funcionamiento a los 2.5 V de tensión entre terminales del BSC, lo que sí perjudica en un principio al convertidor, y más en el caso de utilizar una celda solar, pues el punto máximo de potencia fluctúa considerablemente en comparación a cuando se utiliza un diodo común. En las Figs. 5.22, 5.23 y 5.24, se observa el comportamiento del diodo activo, la tensión entre terminales de *source* y *drain*, bajo distintas tensiones de salida.

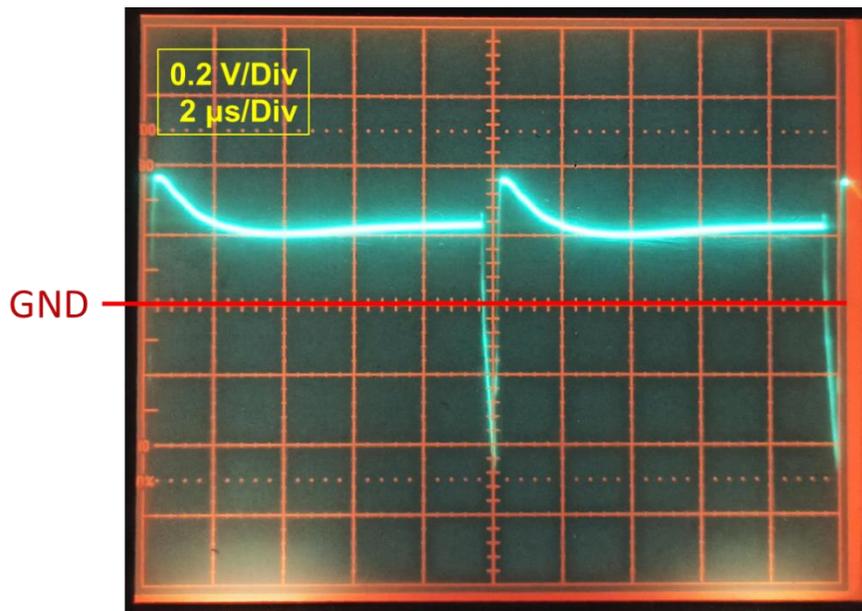


Fig. 5.22 Forma de onda obtenida en experimentación de la tensión V_{SD} (*source-drain*) del transistor Q_{D0} ante una salida de 1.5 V .

Si se observa con detenimiento las figuras 5.23 y 5.24, se puede notar por la forma de onda en la Fig. 5.23, que el transistor Q_{D0} no logra ser apagado en su totalidad, mostrando la tensión inversa a -0.6 V aproximadamente, lo que se traduce en una corriente inversa no deseada. Es hasta los 2.5 V , como se observa en la Fig. 5.24, que la tensión inversa se refleja hasta los -4 V .

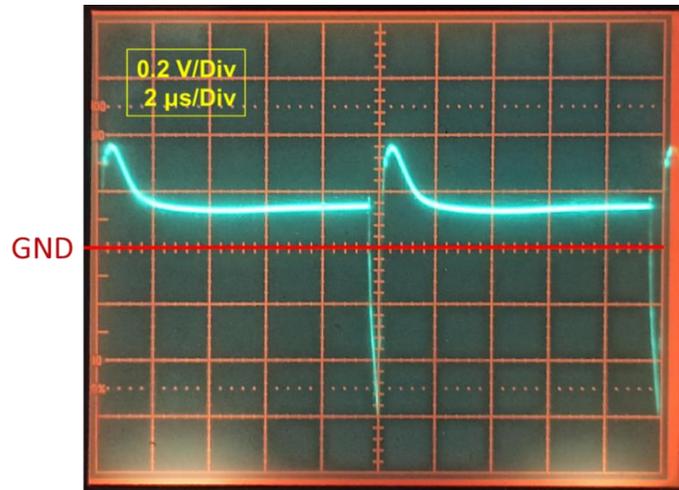


Fig. 5.23 Forma de onda obtenida en experimentación de la tensión V_{SD} (*source-drain*) del transistor Q_{D0} ante una salida de 2 V .

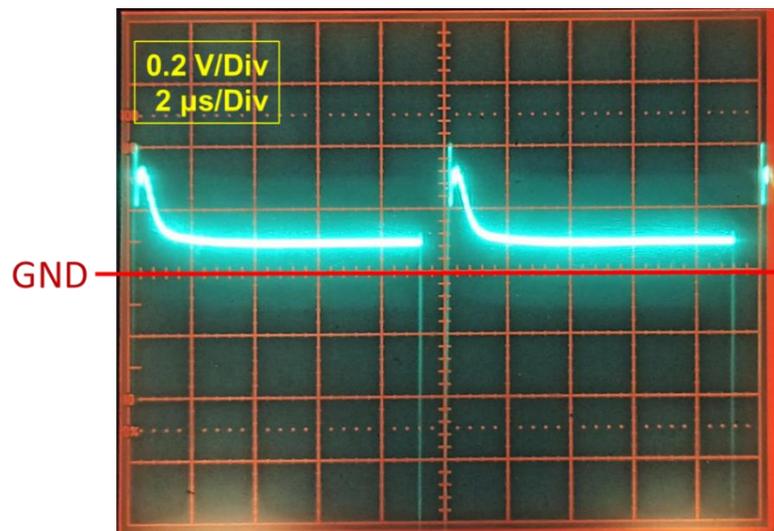


Fig. 5.24 Forma de onda obtenida en experimentación de la tensión V_{SD} (*source-drain*) del transistor Q_{D0} ante una salida de 2.5 V .

Esto explica el comportamiento de la tensión del BSC con respecto al tiempo, de la Fig. 5.21, cuando el convertidor está en operación. Cabe mencionar que, al momento de siquiera conectar la celda solar, una parte de la energía de la celda pasa directamente al BSC, por lo que este no inicia con tensión de cero, además justo oscilando los 2 a 2.5 V se observa una subida de tensión, dando a observar que el diodo activo comenzó a funcionar de manera correcta.

5.4 Eficiencia

Con respecto a la eficiencia del circuito, con base en mediciones realizadas a los distintos módulos, componentes y el sensor de corriente, se formula la siguiente Tabla 5.3 de pérdidas promedio.

Tabla 5.3 Pérdidas y porcentajes por dispositivo-módulo

Dispositivo	Descripción	Potencia disipada	Porcentaje
Q_{SW}	SI1902DL-T1-E3 (1A) *	3.5 mW	6.18%
Q_{D_o}	SI1902DL-T1-E3 (2A)	2.8 mW	4.94%
$Q_1, Q_2 + R_1 + R_2$	SI1902DL-T1-E3 (1B,2B) *	< 1 mW	1.7%
D_1, D_2	1N4148	31 mW	54.75%
$IC_1 + R_{sense}$	ZXCT1041E5TA	14 mW	24.7%
L_1	ELLCTP221MB	4.32 mW	7.62%
Total		56.6 mW	100%

* Mismo empaquetado

La Tabla 5.3 muestra aquellos componentes cuyas mediciones promedio y valores en las hojas de datos dieron lugar a medidas de potencia disipada, cabe mencionar que la eficiencia no se puede comparar directamente con un convertidor de tipo *Boost* clásico, pues existe un número mayor de componentes, específicamente en la VMC que hacen de este convertidor uno con mayor ganancia de tensión con

respecto al *Boost*. Pero, sí se puede comparar con respecto a otro convertidor de las mismas características, pero omitiendo la aplicación del diodo activo.

Utilizando la ecuación 3.17, se puede estimar la eficiencia total práctica del convertidor, (omitiendo el consumo de la tarjeta MSP432, el cual el mismo IDE calcula un consumo de alrededor de 50 mW) teniendo valores de alrededor de 70% a 82% en condiciones de 600 a 700 W/m^2 , utilizando una sola celda solar y cuando el diodo activo entra en correcto funcionamiento. La eficiencia cae en ambientes de baja iluminación, menores a 200 W/m^2 , obteniendo un 40% a 50%.

No obstante, dentro de la simulación con PSpice, utilizando la siguiente instrucción de medición (Véase el Anexo III para localizar cada componente):

$$\begin{aligned} &AVG(W(R3)/(W(R3) + W(M0) + W(D1) + W(D2) + W(MC) + W(MD) \\ &+ +W(LR2) + W(M4) + W(R10) + W(R9))) * 100 \end{aligned} \quad (5.1)$$

Se logra obtener un máximo de eficiencia de hasta 88%, el cual varía con respecto al punto de máxima potencia ajustado por la resistencia interna de la fuente que emula la salida de la celda solar.

CAPÍTULO VI. DISCUSIÓN

La operación en general, del sistema en sí, puede parecer un poco insustancial, pues de inicio el diodo activo, pilar principal de esta investigación, parece haber tomado un rol negativo en cuanto a la eficiencia al momento de poner en marcha, como se ha mencionado, en vacío del BSC, así que ¿vale la pena implementar módulos de diodos activos a este tipo de topologías conocidas?

Para justificar esta pregunta, y después responderla en el siguiente capítulo de conclusiones, cabe mencionar que la tecnología utilizada en este prototipo es la de montaje superficial (SMT), donde los dispositivos implementados (los SMD) son fuente de elementos parásitos de un relativo alto valor, en comparación con los dispositivos utilizados en la tecnología de orificios pasantes (THT) cuando se utilizan en sistemas de alta potencia.

El diseño de la tablilla y el acomodo de los componentes SMD, influyen en gran medida el producto final, en cuanto a resultados de medición se trata, pues si no se cuenta con conocimientos de diseño de PCB, o estándares y normativas de las mismas, puede resultar en elementos parásitos totalmente inesperados. Tal fue el caso que, al energizar el circuito montado en una PCB fabricada en una fresadora CNC, las mediciones variaban con respecto a dónde era colocada esa tablilla, fuera cerca de aparatos electrónicos con elementos magnéticos, teléfonos celulares, o inclusive si se le acercaba la mano había medidas que cambiaban si se estaba aterrizado o no con pulsera antiestática. El hecho de trabajar con señales cuadradas, inductores, pistas con irregularidades macroscópicas o tablillas con densidades de cobre irregulares en toda la placa, llegaban a generar un efecto de antena.

No fue hasta que se hizo la prueba directamente en una *protoboard*, con todos los nodos sobrantes conectados a V_{ss} (o el negativo común), en el que se obtuvieron resultados considerablemente más estables. Del mismo modo, cuando se desarrolló una tablilla de doble cara, donde se decidió comprometer la totalidad de uno de los

lados de la tablilla como placa aterrizada o V_{ss} común. Las pruebas hubieran sido más extensas si el periodo de experimentación se hubiera realizado antes de la crisis de componentes electrónicos, que afectó en gran manera al *stock* de transistores SMD.

Para resolver los inconvenientes de ruido electromagnético y antenas parásitas, se podría utilizar un diseño de PCB de tres capas, en donde las pistas del circuito principal se encuentren en la capa central, haciendo buen uso de pistas en zigzag para reducir inductancias parásitas. Los *pads* para SMD pueden salir a cualquier cara exterior por medio de vías, en donde se le aplicaría una capa de revestimiento, pues en la experimentación se observó que al aplicar una capa de silicón líquido caliente sobre los componentes, estos se mostraban más protegidos del ESD (Por sus siglas en inglés, *Electrostatic Discharge*, también relacionado con *Electrostatic Sensitive Device*) y antenas parásitas, lo que su manipulación fue más sencilla y redujo el número de componentes averiados por ESD. Luego de ese revestimiento (conocido en la industria de la manufactura como proceso de *Conformal Coating*), se recomienda utilizar una Jaula de Faraday en todo el módulo del diodo activo, pues fue en este módulo donde más accidentes suscitaron por problemas de interferencias electromagnéticas, llegando al punto de ser afectado por estaciones de radio AM.

Una manera de solucionar el problema de la baja de eficiencia del diodo activo es, como se viene mencionando desde el capítulo III, el uso de una bomba de carga o un almacenamiento interno. Desarrollando un método de direccionamiento de carga a un supercapacitor interno del convertidor, a 2.5 V o una conmutación entre el diodo activo y un diodo Schottky, para así aprovechar al máximo la potencia disponible de la celda solar en el momento de iniciar el sistema en vacío del BSC. Esto, aunque lleve un costo de mayor tiempo de desarrollo y un ligero aumento de precio, aumentaría las ventajas del diodo activo en sistemas de conmutación y conversión cd-cd.

Aunque, en la práctica sería anormal o por lo menos no muy común, que se inicie el sistema en 0 V del BSC, pues el algoritmo trata de mantener la misma tensión

a lo largo del tiempo de funcionamiento, y añadiendo que las posibles aplicaciones no requieran consumir el 100% de la carga (que es por ello que se eligió 5 V, por su amplio rango de aplicaciones con esa tensión) además de la de iluminación de emergencia, cabe la posibilidad que el diodo activo vuelva a funcionar correctamente en cuanto el sistema inicie operación una vez se energice de nuevo el microcontrolador. En dado caso, se puede operar el sistema utilizando algún otro transductor, un dínamo sería lo óptimo, pero esto conllevaría quizá un diseño o adaptaciones distintas.

Si bien, para el controlador no supone ningún problema, sí lo es para el convertidor y la eficiencia, puesto que, de inicio, en vacío, no se logra realmente un aprovechamiento de la máxima potencia disponible en la celda solar.

Por último, una forma sencilla de aumentar la vida útil del BSC sería sencillamente añadir más capacidad de tensión, si bien los supercapacitores tienen la capacidad de almacenar un poco más de carga de la nominal, un aumento de capacidad de tensión aseguraría el no sobrepasar esa tensión nominal o inclusive mejorar el tiempo de carga.

CAPÍTULO VII. CONCLUSIONES

Para concluir con el trabajo aquí realizado, observando los resultados y habiendo analizado las posibilidades de mejora o de condiciones de uso del sistema, se pueden destacar algunos aspectos principales.

La alta ganancia del convertidor con la VMC, resulta ser óptima para aplicaciones de cosecha de energía, pues el tiempo de carga de los supercapacitores es relativamente corto si sólo se quiere almacenar la energía de la celda solar. Aunque este requiera un diseño más minucioso, para así generar la conmutación de cero corrientes de manera correcta, se puede prescindir de esa característica en caso de ahorrar costos

Con respecto al almacenamiento, aunque un banco de supercapacitores no sea una opción de alta densidad de energía, para aplicaciones como iluminación de emergencia, sensores autónomos, o transpondedores de emergencia, es sumamente útil y de cierto modo barato, pues no requiere circuitos de mayor complejidad como en el caso de baterías de litio, entrando de nuevo en la reducción de costos y de igual manera en la robustez del sistema, por su manipulación segura sin riesgos de explosión.

El implementar control difuso hace que cualquier modificación al controlador sea sencilla, y si bien el algoritmo puede ser mejorado, para obtener un menor tiempo de carga conociendo ya los inconvenientes del diseño, se demostró que, aun siendo un diseño generalizado, funciona correctamente.

A diferencia de los convertidores de alta potencia, donde la tecnología utilizada es de dispositivos THT, el uso de SMD añade problemáticas al diseño que, si no se tiene conocimientos de diseño y manufactura orientados a sistemas con SMD, pueden provocar comportamientos no deseados del sistema. Si bien no se puede negar que

utilizar dispositivos reducidos en tamaño, con respecto a sus características eléctricas, llega a mejorar la eficiencia de un convertidor a comparación de los dispositivos de inserción comerciales, para baja potencia. Únicamente hay que tener muy en cuenta las complicaciones que un diseño miniaturizado puede conllevar.

Por último, el pilar de las hipótesis de mejora de eficiencia, el diodo activo, si bien se muestra en la literatura que este tipo de módulos se utiliza más en sistemas de circuitos integrados, encapsulados específicos para una tarea, por el hecho de lo inestable que puede llegar a ser. Estando dentro de la misma oblea de silicio, da la seguridad de tener un ambiente controlado, con respecto a ruidos electromagnéticos y electricidad estática, lo que no ocurre cuando se pretende llevar un módulo de diodo activo a una escala de tamaño mayor.

Como se presentó en el capítulo anterior, la implementación del módulo fue caótica y un tanto frustrante, pero demostró que puede mejorar y sustituir un diodo común a lo largo del desarrollo, una vez que funcionó. El detalle es que no cualquier diodo, de una topología de conversión cd-cd, puede ser sustituido por un diodo activo sin llevar circuitos extra, aumentando las pérdidas mientras se intenta reducirlas. En el desarrollo temprano de la investigación se observó que este módulo es perfecto para el diodo de salida, usualmente denominado D_o por diversos autores, que en el caso de un *Boost* convencional, ayudó a mejorar su eficiencia hasta un 5%, eso en baja potencia.

Se requeriría más tiempo para ahondar en la mejora de un módulo de diodo activo, para sistemas de carga de dispositivos de almacenamiento, y corregir el inconveniente de la tensión mínima de funcionamiento.

En general, la topología propuesta presentó un resultado favorable, con ciertos problemas, en su mayoría causados por el proceso de manufactura y diseño físico.

REFERENCIAS

- [1] Soin N., "Magnetic Nanoparticles: Piezoelectric Polymer Nanocomposites for Energy Harvesting" Chap. 10, Ed. Springer. 2018 pp. 295-322. DOI: 10.1016/B978-0-12-813904-2.00010-3.
- [2] N. Bizon, N. M. Tabatabaei, et al. "Energy Harvesting and Energy Efficiency: Technology, Methods and Applications" Vol 37. Ed. Springer, 2017. pp.73.
- [3] E. E. Michaelides, "Alternative Energy Sources: Green Energy and Technology", Ed. Springer, 2012, pp. 221 – 222.
- [4] N. Soin, S. C. Anand and T. H. Shah, "Energy Harvesting and Storage Textiles" Handbook of Technical Textiles, 2nd Edition, Vol. 2, 2016, pp: 357-396. DOI: 10.1016/B978-1-78242-465-9.00012-4.
- [5] M. M. Islam, M. Hasanuzzaman, et al, "Modern Energy Conversion Technologies" Energy for Sustainable Development: Demand, Supply, Conversion and Management, 2020. DOI: 10.1016/B978-0-12-814645-3.00002-X.
- [6] M. Forouzesh, Y. Siwakoti, et al. "Step-Up DC-DC Converters: A Comprehensive Review of Voltage Boosting Techniques, Topologies and Applications" IEEE Transactions on Power Electronics, Mar. 2017. DOI: 10.1109/TPEL.2017.2652318.
- [7] V. Etacheri, R. Marom, et al. "Challenges in the development of advanced Li-ion Batteries: a Review" Energy & Environmental Science. Vol 9. Jul. 2011. DOI: 10.1039/C1EE01598B.
- [8] C. Zhou, "Carbon Nanotube Based Electrochemical Supercapacitors" Doctoral dissertation, Georgia Institute of Technology, Dec. 2006.
- [9] D. Beriber and A. Talha, "MPPT Techniques for PV Systems", 4th International Conference on Power Engineering, Energy and Electrical Devices, Istanbul, Turkey, May. 2013. DOI: 10.1109/powereng.2013.6635826
- [10] M. A. G. de Brito, L. P. Sampalo, et al, "Evaluation of the Main MPPT Techniques for Photovoltaic Applications" IEEE Transactions on Industrial Electronics, Mar. 2013. DOI: 10.1109/TIE.2012.2198036.
- [11] D. Manrique-Gamo and M. C. Suarez, "Razonamiento con Imprecisión: Lógica Borrosa", Departamento de Inteligencia Artificial, UPM. Online: <http://oa.upm.es/46795/1/LogicaBorrosa.pdf> (Accessed 05/03/2021).

- [12] L. Zadeh, "PRUF and its Application to Inference from Fuzzy Propositions", IEEE Conference on Decision and Control including the 16th Symposium on Adaptive Processes and A Special Symposium on Fuzzy Set Theory and Applications, New Orleans, LA, USA, Dec. 1977. DOI: 10.1109/CDC.1977.271515.
- [13] A. Matute and W. Bernal, "Técnicas de Lógica Difusa en Ingeniería de Control" Revista Ciencia, Innovación y Tecnología (RCIYT), Vol. 3, 2017.
- [14] D. Ma and J. Xing, "The Design of Ideal Diode", Anti-counterfeiting, Security, and Identification. Oct. 11, 2012. DOI: 10.1109/ICASID.2012.6325307.
- [15] E. J. Carlson, K. Strunz and B. P. Otis, "A 20 mV Input Boost Converter with Efficient Digital Control for Thermoelectric Energy Harvesting" IEEE Journal of Solid-State Circuits, Vol. 45, No. 4. May. 2010, pp: 741-750, DOI: 10.1109/JSSC.2010.2042251.
- [16] X. Zhou, D.M. Amoroso and F.C. Lee, "Improved light-load efficiency for synchronous rectifier voltage regulator module", IEEE Transactions on Power Electronics, Vol. 15, No. 5, Sep. 5, 2000, pp: 823-834, DOI: 10.1109/63.867671.
- [17] S. Cheng, R.D. Natarajan and D. P. Arnold, "A Voltage-Multiplying Self-Powered AC/DC Converter with 0.35 Minimum Input Voltage for Energy Harvesting Applications" IEEE Transactions on Power Electronics, Vol. 26, No. 9, Sep. 2011. DOI: 10.1109/TPEL.2011.2109969.
- [18] M. Prudente, L. L. Pfitsher, *et al.* "Voltage Multiplier Cells Applied to Non-Isolated DC-DC Converters", IEEE Transactions on Power Electronics, Vol. 23, Issue 2, Mar. 2008, pp. 871 – 887. DOI: 10.1109/TPEL.2007.915762.
- [19] E. H. Ismail, M. A. Al-Saffar, A. J. Sabzali, and A. A. Fardoun, "High voltage gain single-switch non-isolated DC-DC converters for renewable energy applications," IEEE ICSET., Dec. 2010, pp. 1–6, DOI: 10.1109/ICSET.2010.5684438.
- [20] A. A. Fardoun and E. H. Ismail, "Ultra Step-Up DC-DC Converter with Reduced Switch Stress", IEEE Transactions on Industry Applications, Vol. 46, Issue 5, Oct. 2010. DOI: 10.1109/TIA.2010.2058833.

- [21] M. Prudente, L. L. Pfitscher and R. Gules, "A Boost Converter with Voltage Multiplier Cells", IEEE 36th Power Electronics Specialist Conference, Brazil, Jun. 2005, DOI: 10.1109/PESC.2005.1582017.
- [22] S. Hou and J. Chen, "A High Step-Up Converter Based on Switched-Capacitor Accumulator", IEEE ECCE, Pittsburgh, PA, USA. Sep. 2014. DOI: 10.1109/ECCE.2014.6953619.
- [23] E. H. Ismail, M. A. Al-Saffar, *et al.* "A Family of Single-Switch PWM Converters with High Step-Up Conversion Ratio", IEEE Transactions on Circuits and Systems, Vol. 55, No. 4, May. 2008. DOI: 10.1109/TCSI.2008.916427.
- [24] B. Axelrod, Y. Berkovich, and A. Ioinovici, "Switched capacitor/switched-inductor structures for getting transformerless hybrid DC-DC PWM converters," IEEE Transactions on Circuits and Systems I, Reg. Papers, vol. 55, no. 2, pp. 687–696, Mar. 2008.
- [25] F. L. Luo, "Luo-Converters, a Series of New DC-DC Step-Up (Boost) Conversion Circuits" IEEE PEDS, Singapore, May. 1997. DOI: 10.1109/PEDS.1997.627511.
- [26] F. L. Luo, "Six Self-Lift DC-DC Converters, Voltage Lift Technique", IEEE Transactions on Industrial Electronics. Vol. 48, No. 6, pp: 1268 – 1272. Dec. 2001. DOI: 10.1109/41.969408.
- [27] M. Z. Malik, H. Chen, *et al.* "A New Efficient Step-Up Boost Converter with CLD Cell for Electric Vehicle and New Energy Systems" Energies Journal, Apr. 2020. DOI: 10.3390/en13071791.
- [28] Y. Jao, F.L. Luo and M. Zhu, "Voltage-lift-type switched-inductor cells for enhancing DC–DC Boost ability: principles and integrations in Luo converter" IET Power Electronics, Vol. 4, Issue 1. Jan. 2011, pp: 131 – 142. DOI: 10.1049/iet-pel.2010.0021.
- [29] Y. Tang, T. Wang and D. Fu, "Multicell Switched-Inductor/Switched-Capacitor Combined Active-Network Converters" IEEE Transactions on Power Electronics, Vol. 30, Issue 4, Apr. 2015. DOI: 10.1109/TPEL.2014.2325052.
- [30] A. S. Wddell, G. V. Merrett and B. M. Al-Hashimi, "Ultra Low-Power Photovoltaic MPPT Technique for Indoor and Outdoor Wireless Sensor Nodes" in *2011 Design, Automation & Test in Europe*, Grenoble, France, Mar. 2011. doi: 10.1109/DATE.2011.5763302.
- [31] M. Prudente, L. L. Pfitscher, *et al.* "Voltage Multiplier Cell Applied to Non-Isolated DC-DC Converters" IEEE Transactions on Power Electronics, Vol. 2, Issue 23. Pp: 871-877, Mar. 2008. DOI: 10.1109/TPEL.2007.915762.

- [32] P. Mahalingam, "Soft Switched Voltage Multiplier Cell Based DC-DC Converter for Automotive Applications" *Automatika* 55:3, 2014, pp: 239-245. DOI: 10.7305/automatika.2014.12.422
- [33] Boylestad "Electrónica; Teórica de Circuitos y Dispositivos Electrónicos" 10th Ed. Pearson Hill.
- [34] T. Voo and C. Tomazou, "High-Speed Current Mirror Resistive Compensation Technique" *Electronics Letters*, Vol. 31, Issue 4, Feb. 1995. DOI: 10.1049/el:19950207.
- [35] M. Gupta, U. Singh and R. Srivastava, "Bandwidth Extension of High Compliance Current Mirror by Using Compensation Methods" *Active and Passive Electronic Components*, Vol. 2014, Jan. 2014
- [36] A. Malvino D. J. Bates and A. Paul, "Principios de Electrónica". 7th Ed. McGraw-Hill Interamericana de España, S.A, 2007.
- [37] ON Semiconductor, "AND9093/D: Using MOSFETs in Load Switch Applications" Application Note. Rev.1, Feb. 2014. (Online) Available: <https://www.onsemi.cn/pub/Collateral/AND9093-D.PDF>. (Accessed Nov. 2020).
- [38] Linear Technology, "LTC4352: Low Voltage Ideal Diode Controller with Monitoring" Datasheet, Rev A. 2008. (Online): <https://www.analog.com/media/en/technical-documentation/data-sheets/4352fa.pdf> (Accessed Nov. 2020).
- [39] Texas Instruments, "SM74611 Smart Bypass Diode", Datasheet, May. 2016. (Online): <https://www.ti.com/lit/ds/symlink/sm74611.pdf> (Accessed Nov. 2020).
- [40] IXYS, "IXOLAR High Efficiency SolarMD: SLMD481H12L" Datasheet. Nov. 2016. (Online): https://ixapps.ixys.com/DataSheet/SLMD481H12L_Nov16.pdf (Accessed Dic. 10, 2020).
- [41] M. Fua'ad and M. Md-Ghazaly, "Performance Comparison Between PID and Fuzzy Logic Controller In Position Control System of DC Servomotor", *Journal Teknologi*, 2006. Available: <https://core.ac.uk/download/pdf/11780367.pdf>
- [42] M. M. Gouda, S. Danaher, et al, "Fuzzy Logic Control Versus Conventional PID Control For Controlling Indoor Temperature of a Building Space", *IFAC Proceeding Volumes*, Vol. 33m Issue 24, Salford, UK, Sep. 2000, pp: 249-254. Available: <https://www.sciencedirect.com/science/article/pii/S1474667017369008>.